

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

概述

特性

MAX1533/MAX1537 是双路、降压型、同步整流开关电源 (SMPS) 控制器, 用于在电池供电系统中产生 5V/3.3V 主电源。该器件采用最优交错固定频率工作方式, 从最低输入到最高输入 (26V) 的整个输入电压范围内将输入纹波电流降至最低。40/60 最优交错一直到输入电压下降至 8.3V 都不会发生占空比重叠, 而使用 180° 错相工作的调节器在输入降至 10V 时就出现了占空比重叠。通过一个检流电阻来对输出电流进行检测可实现精确的电流限制, 而采用无损电感检流则可以降低功耗。

- ◆ 固定频率, 电流模式控制
- ◆ 40/60 最优交错
- ◆ 精确的差分电流检测输入
- ◆ 内部 5V 和 3.3V 线性稳压器的负载能力可达到 100mA
- ◆ 辅助 12V 或可调节的 150mA 线性稳压器 (MAX1537 特有)
- ◆ Dual Mode™ 反馈 —— 输出可以是 3.3V/5V 固定电压, 也可以是可调输出 (双模)
- ◆ 开关频率可设置为 200kHz/300kHz/500kHz
- ◆ 灵活的上电顺序
- ◆ 可调节的过压和欠压保护
- ◆ 输入电压范围 6V ~ 26V
- ◆ 2V ±0.75% 基准输出
- ◆ 电源就绪输出
- ◆ 软关断
- ◆ 关断电流典型值为 5µA

内带的 5V 和 3.3V 线性稳压器驱动 MAX1533/MAX1537 及其栅极驱动器, 以及外部的常备负载, 总共可驱动最高 100mA 的负载。当主 PWM 调节器工作稳定后, 自举开关自动旁路内部线性稳压器, 为每路线性输出提供最大 200mA 的电流。另外内部还有一个 5V~23V 可调的 150mA 线性稳压器, 可通过辅助线圈来提供 12V 电源。

MAX1533/MAX1537 具有上电顺序控制、电源就绪 (PGOOD) 输出、数字软启动以及可防止关断时出现负压的内部软关断输出放电等功能。MAX1533 采用 32 引脚 5mm x 5mm 薄型 QFN 封装, MAX1537 采用 36 引脚 6mm x 6mm 薄型 QFN 封装。器件背面的裸露焊盘提高了散热能力, 能够满足需要较高的线性常备电源的应用要求。

应用

引脚配置

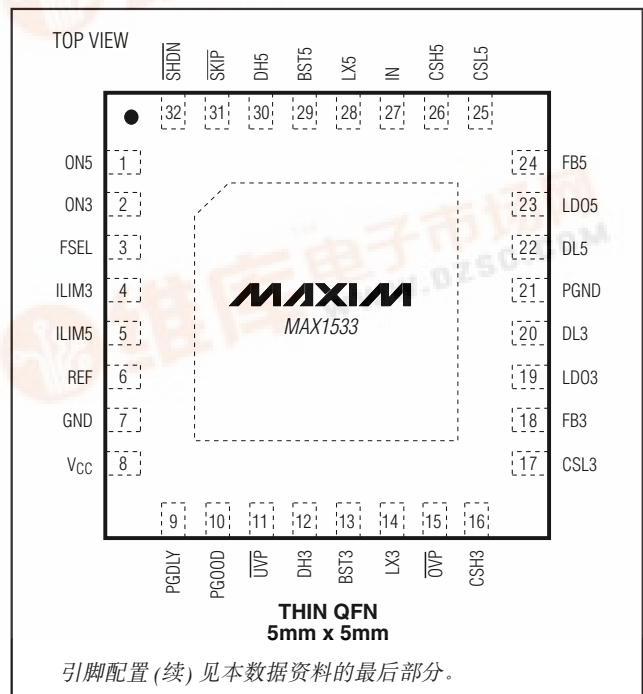
2 至 4 节锂离子电池供电设备
笔记本电脑和亚笔记本电脑
PDA 和移动通信

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX1533ETJ	-40°C to +85°C	32 Thin QFN 5mm x 5mm
MAX1533ETJ+	-40°C to +85°C	32 Thin QFN 5mm x 5mm
MAX1537ETX	-40°C to +85°C	36 Thin QFN 6mm x 6mm
MAX1537ETX+	-40°C to +85°C	36 Thin QFN 6mm x 6mm

+ 代表无铅封装。

Dual Mode 是 Maxim Integrated Products, Inc. 的商标。



用于笔记本电脑的高效 5x 输出主电源控制器

ABSOLUTE MAXIMUM RATINGS

IN, $\overline{\text{SHDN}}$, INA, LDOA to GND	-0.3V to +30V
GND to PGND	-0.3V to +0.3V
LDO5, LDO3, V_{CC} to GND	-0.3V to +6V
ILIM3, ILIM5, PGDLY to GND	-0.3V to +6V
CSL3, CSH3, CSL5, CSH5 to GND	-0.3V to +6V
ON3, ON5, FB3, FB5 to GND	-0.3V to +6V
$\overline{\text{SKIP}}$, $\overline{\text{OVP}}$, $\overline{\text{UVP}}$ to GND	-0.3V to +6V
PGOOD, FSEL, ADJA, ONA to GND	-0.3V to +6V
REF to GND	-0.3V to (V_{CC} + 0.3V)
DL3, DL5 to PGND	-0.3V to (V_{LDO5} + 0.3V)
BST3, BST5 to PGND	-0.3V to +36V
LX3 to BST3	-6V to +0.3V
DH3 to LX3	-0.3V to (V_{BST3} + 0.3V)

LX5 to BST5	-6V to +0.3V
DH5 to LX5	-0.3V to (V_{BST5} + 0.3V)
LDO3, LDO5 Short Circuit to GND	Momentary
REF Short Circuit to GND	Momentary
INA Shunt Current	+15mA
Continuous Power Dissipation (T_{A} = +70°C)	
32-Pin TQFN (derate 21.3mW/°C above +70°C)	1702mW
36-Pin TQFN (derate 26.3mW/°C above +70°C)	2105mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, V_{IN} = 12V, both SMPS enabled, V_{CC} = 5V, FSEL = REF, $\overline{\text{SKIP}}$ = GND, V_{ILIM_-} = V_{LDO5} , V_{INA} = 15V, V_{LDOA} = 12V, I_{LDO5} = I_{LDO3} = I_{LDOA} = no load, T_{A} = 0°C to +85°C, unless otherwise noted. Typical values are at T_{A} = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLIES (Note 1)						
V_{IN} Input Voltage Range	V_{IN}	LDO5 in regulation	6		26	V
		IN = LDO5, $V_{\text{OUT5}} < 4.43\text{V}$	4.5		5.5	
V_{IN} Operating Supply Current	I_{IN}	LDO5 switched over to CSL5		15	35	μA
V_{IN} Standby Supply Current	$I_{\text{IN(STBY)}}$	V_{IN} = 6V to 26V, both SMPS off, includes I_{SHDN}		100	170	μA
V_{IN} Shutdown Supply Current	$I_{\text{IN(SHDN)}}$	V_{IN} = 6V to 26V, $\overline{\text{SHDN}}$ = GND		5	17	μA
Quiescent Power Consumption	P_{Q}	Both SMPS on, FB3 = FB5 = $\overline{\text{SKIP}}$ = GND, V_{CSL3} = 3.5V, V_{CSL5} = 5.3V, V_{INA} = 15V, I_{LDOA} = 0, P_{IN} + P_{CSL3} + P_{CSL5} + P_{INA}		3.5	4.5	mW
V_{CC} Quiescent Supply Current	I_{CC}	Both SMPS on, FB3 = FB5 = GND, V_{CSL3} = 3.5V, V_{CSL5} = 5.3V		1.1	2.1	mA
MAIN SMPS CONTROLLERS						
3.3V Output Voltage in Fixed Mode	V_{OUT3}	V_{IN} = 6V to 26V, $\overline{\text{SKIP}}$ = V_{CC} (Note 2)	3.280	3.33	3.380	V
5V Output Voltage in Fixed Mode	V_{OUT5}	V_{IN} = 6V to 26V, $\overline{\text{SKIP}}$ = V_{CC} (Note 2)	4.975	5.05	5.125	V
Feedback Voltage in Adjustable Mode	V_{FB_-}	V_{IN} = 6V to 26V, FB3 or FB5, duty factor = 20% to 80% (Note 2)	0.990	1.005	1.020	V
Output-Voltage Adjust Range		Either SMPS	1.0		5.5	V
FB3, FB5 Dual-Mode Threshold			0.1		0.2	V
Feedback Input Leakage Current		$V_{\text{FB3}} = V_{\text{FB5}} = 1.1\text{V}$	-0.1		+0.1	μA
DC Load Regulation		Either SMPS, $\overline{\text{SKIP}}$ = V_{CC} , $I_{\text{LOAD}} = 0$ to full load		-0.1		%

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ C \text{ to } +85^\circ C$, unless otherwise noted. Typical values are at $T_A = +25^\circ C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
Line-Regulation Error		Either SMPS, duty cycle = 10% to 90%		1		%	
Operating Frequency (Note 1)	f_{OSC}	$FSEL = GND$	170	200	230	kHz	
		$FSEL = REF$	270	300	330		
		$FSEL = V_{CC}$	425	500	575		
Maximum Duty Factor (Note 1)	D_{MAX}	$FSEL = GND$	91	93		%	
		$FSEL = REF$	91	93			
		$FSEL = V_{CC}$	91	93			
Minimum On-Time	$t_{ON(MIN)}$	(Note 3)			200	ns	
SMPS3 to SMPS5 Phase Shift		SMPS5 starts after SMPS3		40		%	
				144		Deg	
CURRENT LIMIT							
ILIM_ Adjustment Range			0.5		V_{REF}	V	
Current-Sense Input Range		$CSH_$, $CSL_$	0		5.5	V	
Current-Sense Input Leakage Current		$CSH_$, $V_{CSH_} = 5.5V$	-1		+1	μA	
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$, $ILIM_ = V_{CC}$	70	75	80	mV	
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSH_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	170	200	230	mV
			$V_{ILIM_} = 1.00V$	91	100	109	
			$V_{ILIM_} = 0.50V$	42	50	58	
Current-Limit Threshold (Negative)	V_{NEG}	$V_{CSH_} - V_{CSL_}$, $\overline{SKIP} = V_{CC}$, percent of current limit		-120		%	
Current-Limit Threshold (Zero Crossing)	V_{ZX}	$V_{PGND} - V_{LX_}$, $\overline{SKIP} = GND$, $ILIM_ = V_{CC}$		3		mV	
Idle-Mode™ Threshold	V_{IDLE}	$V_{CSH_} - V_{CSL_}$	$ILIM_ = V_{CC}$	10	16	22	mV
			With respect to current-limit threshold (V_{LIMIT})		20		%
ILIM_ Leakage Current		$ILIM3 = ILIM5 = GND$ or V_{CC}	-0.1		+0.1	μA	
Soft-Start Ramp Time	t_{SS}	Measured from the rising edge of $ON_$ to full scale		512 / f_{OSC}		s	
INTERNAL FIXED LINEAR REGULATORS							
LDO5 Output Voltage	V_{LDO5}	$ON3 = ON5 = GND$, $6V < V_{IN} < 26V$, $0 < I_{LDO5} < 100mA$	4.80	4.95	5.10	V	
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1%	3.75	4.0	4.25	V	
LDO5 Bootstrap Switch Threshold		Rising edge of $CSL5$, hysteresis = 1%	4.41		4.75	V	
LDO5 Bootstrap Switch Resistance		LDO5 to $CSL5$, $V_{CSL5} = 5V$, $I_{LDO5} = 50mA$		0.75	3	Ω	

Idle Mode 是 Maxim Integrated Products, Inc. 的商标。

用于笔记本电脑的高效 5x 输出主电源控制器

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{LIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
LDO3 Output Voltage	V_{LDO3}	Standby mode, $6V < V_{IN} < 26V$, $0 < I_{LOAD} < 100mA$	3.20	3.35	3.42	V
LDO3 Bootstrap Switch Threshold		Rising edge of CSL3, hysteresis = 1%	2.83		3.10	V
LDO3 Bootstrap Switch Resistance		LDO3 to CSL3, $V_{CSL3} = 3.2V$, $I_{LDO3} = 50mA$		1	3	Ω
Short-Circuit Current		LDO3 = LDO5 = GND, CSL3 = CSL5 = GND		150	220	mA
Short-Circuit Current (Switched Over to CSL ₋)		LDO3 = LDO5 = GND, $V_{CSL3} > 3.1V$, $V_{CSL5} > 4.7V$	250			mA
AUXILIARY LINEAR REGULATOR (MAX1537 ONLY)						
LDOA Voltage Range	V_{LDOA}		5		23	V
INA Voltage Range	V_{INA}		6		24	V
LDOA Regulation Threshold, Internal Feedback		ADJA = GND, $0 < I_{LDOA} < 120mA$, $V_{INA} > 13V$	11.4	12.0	12.4	V
ADJA Regulation Threshold, External Feedback	V_{ADJA}	$0 < I_{LDOA} < 120mA$, $V_{LDOA} > 5.0V$ and $V_{INA} > V_{LDOA} + 1V$	1.94	2.00	2.06	V
ADJA Dual-Mode Threshold			0.1	0.15	0.2	V
ADJA Leakage Current		$V_{ADJA} = 2.1V$	-0.1		+0.1	μA
LDOA Current Limit		V_{LDOA} forced to $V_{INA} - 1V$, $V_{ADJA} = 1.9V$, $V_{INA} > 6V$	150			mA
Secondary Feedback Regulation Threshold		$V_{INA} - V_{LDOA}$	0.65	0.8	0.95	V
DL Duty Factor		$V_{INA} - V_{LDOA} < 0.7V$, pulse width with respect to switching period		33		%
INA Quiescent Current	I_{INA}	$V_{INA} = 24V$, $I_{LDOA} = \text{no load}$		50	165	μA
INA Shunt Sink Current		$V_{INA} = 28V$	10			mA
INA Leakage Current	$I_{INA(SHDN)}$	$V_{INA} = 5V$, LDOA disabled			30	μA
REFERENCE (REF)						
Reference Voltage	V_{REF}	$V_{CC} = 4.5V \text{ to } 5.5V$, $I_{REF} = 0$	1.985	2.00	2.015	V
Reference Load Regulation		$I_{REF} = -10\mu A \text{ to } +100\mu A$	1.980		2.020	V
REF Lockout Voltage	$V_{REF(UVLO)}$	Rising edge, hysteresis = 350mV		1.95		V
FAULT DETECTION						
Output Overvoltage Trip Threshold		$\overline{OVP} = GND$, with respect to error-comparator threshold	8	11	15	%
Output Overvoltage Fault-Propagation Delay	t_{OVP}	50mV overdrive		10		μs

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{LIM} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ\text{C to } +85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	65	70	75	%
Output Undervoltage Fault-Propagation Delay	t_{UVP}	50mV overdrive		10		μs
Output Undervoltage-Protection Blanking Time	t_{BLANK}	From rising edge of ON_{-}		6144 / f_{OSC}		s
PGOOD Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-14	-10	-7.5	%
PGOOD Propagation Delay	$t_{PGOOD_{-}}$	Falling edge, 50mV overdrive		10		μs
PGOOD Output Low Voltage		$I_{SINK} = 4\text{mA}$			0.4	V
PGOOD Leakage Current	$I_{PGOOD_{-}}$	High state, PGOOD forced to 5.5V			1	μA
PGDLY Pullup Current		PGDLY = GND	4	5	6	μA
PGDLY Pulldown Resistance				10	25	Ω
PGDLY Trip Threshold			REF-0.2	REF	REF+0.2	V
Thermal-Shutdown Threshold	T_{SHDN}	Hysteresis = 15°C		+160		$^\circ\text{C}$
GATE DRIVERS						
DH_ Gate-Driver On-Resistance	R_{DH}	BST_{-} - LX_{-} forced to 5V		1.5	5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_{-} , high state		1.7	5	Ω
		DL_{-} , low state		0.6	3	
DH_ Gate-Driver Source/Sink Current	I_{DH}	DH_{-} forced to 2.5V, BST_{-} - LX_{-} forced to 5V		2		A
DL_ Gate-Driver Source Current	I_{DL}	DL_{-} forced to 2.5V		1.7		A
DL_ Gate-Driver Sink Current	$I_{DL(SINK)}$	DL_{-} forced to 2.5V		3.3		A
Dead Time	t_{DEAD}	DL_{-} rising		35		ns
		DH_{-} rising		26		
LX_{-} , BST_{-} Leakage Current		$V_{BST_{-}} = V_{LX_{-}} = 26V$		<2	20	μA
INPUTS AND OUTPUTS						
Logic Input Voltage		\overline{SKIP} , hysteresis = 600mV	High	2.4		V
			Low		0.8	
Fault Enable Logic Input Voltage		\overline{OVP} , \overline{UVP} , ONA	High	0.7 x V_{CC}		V
			Low		0.4	
Logic Input Current		\overline{OVP} , \overline{UVP} , \overline{SKIP} , ONA	-1		+1	μA
\overline{SHDN} Input Trip Level		Rising trip level	1.10	1.6	2.20	V
		Falling trip level	0.96	1	1.04	
ON_{-} Input Voltage		Clear fault level/SMPS off level			0.8	V
		Delay start level (REF)	1.9		2.1	
		SMPS on level	2.4			

用于笔记本电脑的高效 5x 输出主电源控制器

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = 0^\circ\text{C to } +85^\circ\text{C}$, unless otherwise noted. Typical values are at $T_A = +25^\circ\text{C}$.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
FSEL Three-Level Input Logic		High	$V_{CC} - 0.2$			V
		REF	1.7		2.3	
		GND			0.4	
Input Leakage Current		\overline{OVP} , \overline{UVP} , \overline{SKIP} , ONA , $ON3$, $ON5 = GND$ or V_{CC}	-1		+1	μA
		\overline{SHDN} , $0V$ or $26V$	-1		+1	
		$FSEL = GND$ or V_{CC}	-3		+3	
CSL_ Discharge-Mode On-Resistance	$R_{DISCHARGE}$			10	25	Ω
CSL_ Synchronous-Rectifier Discharge-Mode Turn-On Level			0.2	0.3	0.4	V

ELECTRICAL CHARACTERISTICS

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^\circ\text{C to } +85^\circ\text{C}$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
INPUT SUPPLIES (Note 1)					
V_{IN} Input Voltage Range	V_{IN}	LDO5 in regulation	6	26	V
		$I_N = I_{LDO5}$, $V_{OUT5} < 4.4V$	4.5	5.5	
V_{IN} Operating Supply Current	I_{IN}	LDO5 switched over to CSL5, either SMPS on		35	μA
V_{IN} Standby Supply Current	$I_{IN(STBY)}$	$V_{IN} = 6V$ to $26V$, both SMPS off, includes $I_{\overline{SHDN}}$		170	μA
V_{IN} Shutdown Supply Current	$I_{IN(SHDN)}$	$V_{IN} = 6V$ to $26V$		17	μA
Quiescent Power Consumption	P_Q	Both SMPS on, $FB3 = FB5 = \overline{SKIP} = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$, $V_{INA} = 15V$, $I_{LDOA} = 0$, $P_{IN} + P_{CSL3} + P_{CSL5} + P_{INA}$		4.5	mW
V_{CC} Quiescent Supply Current	I_{CC}	Both SMPS on, $FB3 = FB5 = GND$, $V_{CSL3} = 3.5V$, $V_{CSL5} = 5.3V$		2.5	mA
MAIN SMPS CONTROLLERS					
3.3V Output Voltage in Fixed Mode	V_{OUT3}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	3.28	3.38	V
5V Output Voltage in Fixed Mode	V_{OUT5}	$V_{IN} = 6V$ to $26V$, $\overline{SKIP} = V_{CC}$ (Note 2)	4.975	5.125	V
Feedback Voltage in Adjustable Mode	V_{FB3} , V_{FB5}	$V_{IN} = 6V$ to $26V$, $FB3$ or $FB5$, duty factor = 20% to 80% (Note 2)	0.982	1.018	V
Output-Voltage Adjust Range		Either SMPS	1.0	5.5	V
$FB3$, $FB5$ Adjustable-Mode Threshold Voltage		Dual-mode comparator	0.1	0.2	V

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{ILIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS	
Operating Frequency (Note 1)	f_{OSC}	$FSEL = GND$	170	230	kHz	
		$FSEL = REF$	240	330		
		$FSEL = V_{CC}$	375	575		
Maximum Duty Factor (Note 1)	D_{MAX}	$FSEL = GND$	91		%	
		$FSEL = REF$	91			
		$FSEL = V_{CC}$	91			
Minimum On-Time	$t_{ON(MIN)}$			250	ns	
CURRENT LIMIT						
ILIM_ Adjustment Range			0.5	V_{REF}	V	
Current-Limit Threshold (Fixed)	$V_{LIMIT_}$	$V_{CSHL_} - V_{CSL_}$, $ILIM_ = V_{CC}$	67	83	mV	
Current-Limit Threshold (Adjustable)	$V_{LIMIT_}$	$V_{CSHL_} - V_{CSL_}$	$V_{ILIM_} = 2.00V$	170	230	mV
			$V_{ILIM_} = 1.00V$	90	110	
			$V_{ILIM_} = 0.50V$	40	60	
INTERNAL FIXED LINEAR REGULATORS						
LDO5 Output Voltage	V_{LDO5}	$ON3 = ON5 = GND$, $6V < V_{IN} < 26V$, $0 < I_{LDO5} < 100mA$	4.8	5.1	V	
LDO5 Undervoltage-Lockout Fault Threshold		Rising edge, hysteresis = 1%	3.75	4.30	V	
LDO3 Output Voltage	V_{LDO3}	Standby mode, $6V < V_{IN} < 28V$, $0 < I_{LOAD} < 100mA$	3.20	3.43	V	
AUXILIARY LINEAR REGULATOR (MAX1537 ONLY)						
LDOA Voltage Range	V_{LODA}		5	23	V	
INA Voltage Range	V_{INA}		6	24	V	
LDOA Regulation Threshold, Internal Feedback		$ADJA = GND$, $0 < I_{LDOA} < 120mA$, $V_{INA} > 13V$	11.40	12.55	V	
ADJA Regulation Threshold, External Feedback	V_{ADJA}	$0 < I_{LDOA} < 120mA$, $V_{LDOA} > 5.0V$ and $V_{INA} > V_{LDOA} + 1V$	1.94	2.08	V	
ADJA Dual-Mode Threshold		$ADJA$	0.10	0.25	V	
Secondary Feedback Regulation Threshold		$V_{INA} - V_{LDOA}$	0.63	0.97	V	
INA Quiescent Current	I_{INA}	$V_{INA} = 24V$, $I_{LDOA} = \text{no load}$		165	μA	
REFERENCE (REF)						
Reference Voltage	V_{REF}	$V_{CC} = 4.5V \text{ to } 5.5V$, $I_{REF} = 0$	1.97	2.03	V	

用于笔记本电脑的高效 5x 输出主电源控制器

ELECTRICAL CHARACTERISTICS (continued)

(Circuit of Figure 1, $V_{IN} = 12V$, both SMPS enabled, $V_{CC} = 5V$, $FSEL = REF$, $\overline{SKIP} = GND$, $V_{LIM_} = V_{LDO5}$, $V_{INA} = 15V$, $V_{LDOA} = 12V$, $I_{LDO5} = I_{LDO3} = I_{LDOA} = \text{no load}$, $T_A = -40^{\circ}C \text{ to } +85^{\circ}C$, unless otherwise noted.) (Note 4)

PARAMETER	SYMBOL	CONDITIONS	MIN	MAX	UNITS
FAULT DETECTION					
Output Overvoltage Trip Threshold		$\overline{OVP} = GND$, with respect to error-comparator threshold	+8	+15	%
Output Undervoltage-Protection Trip Threshold		With respect to error-comparator threshold	+65	+75	%
PGOOD Lower Trip Threshold		With respect to error-comparator threshold, hysteresis = 1%	-14.0	-7.0	%
PGOOD Output Low Voltage		$I_{SINK} = 4mA$		0.4	V
PGDLY Pulldown Resistance				25	Ω
PGDLY Trip Threshold			REF- 0.2	REF+ 0.2	V
GATE DRIVERS					
DH_ Gate-Driver On-Resistance	R_{DH}	BST_ - LX_ forced to 5V		5	Ω
DL_ Gate-Driver On-Resistance	R_{DL}	DL_, high state		5	Ω
		DL_, low state		3	
INPUTS AND OUTPUTS					
Logic Input Voltage		\overline{SKIP} , hysteresis = 600mV	High	2.4	V
			Low	0.8	
Fault Enable Logic Input Voltage		\overline{OVP} , \overline{UVP} , ONA	High	0.7 x V_{CC}	V
			Low	0.4	
\overline{SHDN} Input Trip Level		Rising trip level	1.1	2.2	V
		Falling trip level	0.95	1.05	
ON_ Input Voltage		Clear fault level		0.8	V
		SMPS off level		1.6	
		Delay start level (REF)	1.9	2.1	
		SMPS on level	2.4		
FSEL Three-Level Input Logic		High	$V_{CC} - 0.2$		V
		REF	1.7	2.3	
		GND		0.4	

Note 1: The MAX1533/MAX1537 cannot operate over all combinations of frequency, input voltage (V_{IN}), and output voltage. For large input-to-output differentials and high-switching frequency settings, the required on-time may be too short to maintain the regulation specifications. Under these conditions, a lower operating frequency must be selected. The minimum on-time must be greater than 150ns, regardless of the selected switching frequency. On-time and off-time specifications are measured from 50% point to 50% point at the DH_ pin with LX_ = GND, $V_{BST_} = 5V$, and a 250pF capacitor connected from DH_ to LX_. Actual in-circuit times may differ due to MOSFET switching speeds.

Note 2: When the inductor is in continuous conduction, the output voltage has a DC regulation level lower than the error-comparator threshold by 50% of the ripple. In discontinuous conduction ($\overline{SKIP} = GND$, light load), the output voltage has a DC regulation level higher than the trip level by approximately 1% due to slope compensation.

Note 3: Specifications are guaranteed by design, not production tested.

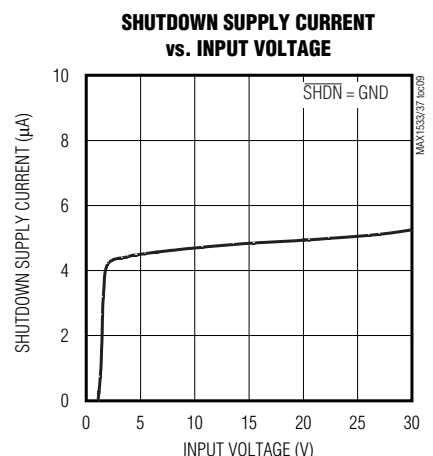
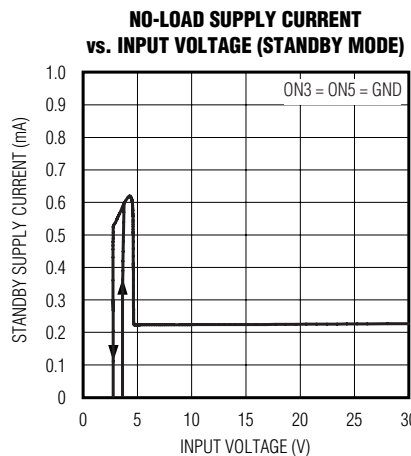
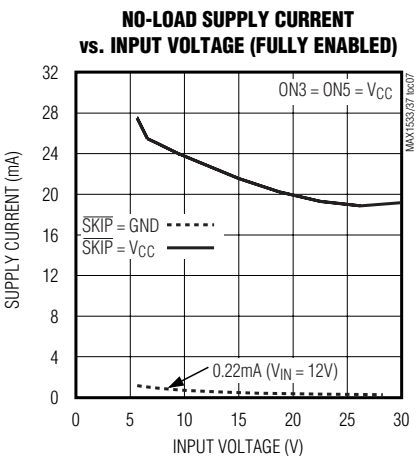
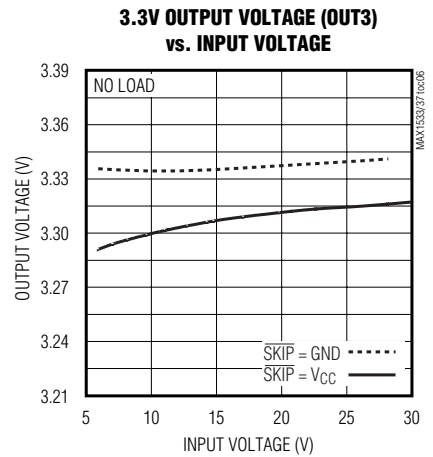
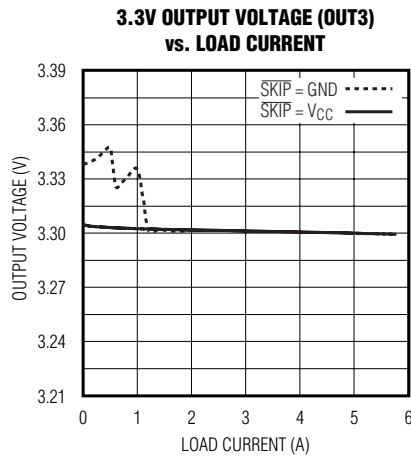
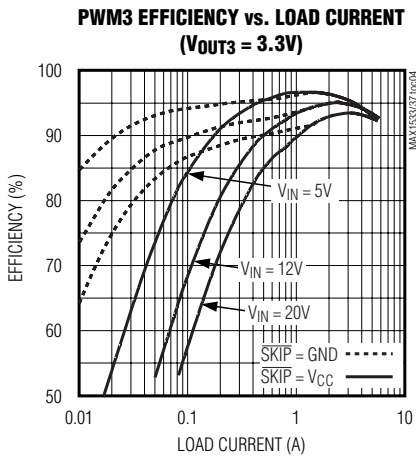
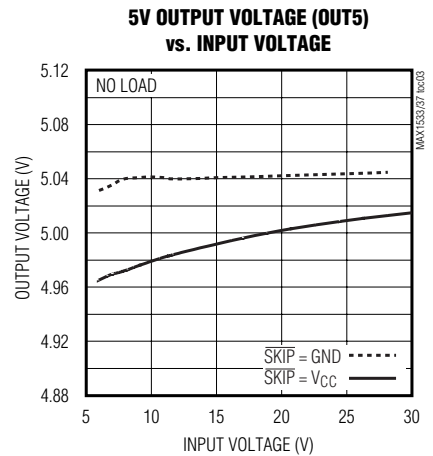
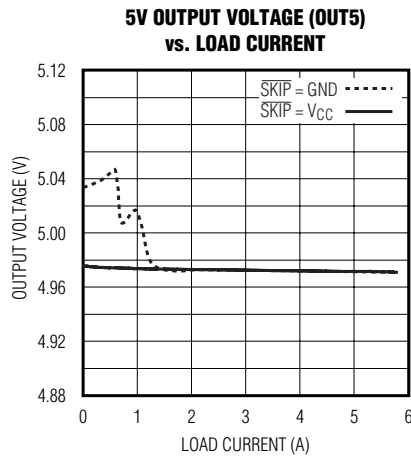
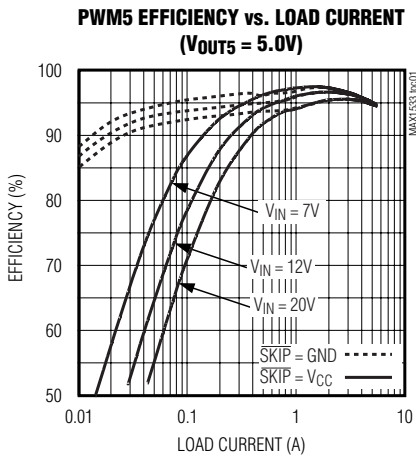
Note 4: Specifications to $-40^{\circ}C$ are guaranteed by design, not production tested.

用于笔记本电脑的高效 5x 输出主电源控制器

典型工作特性

(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

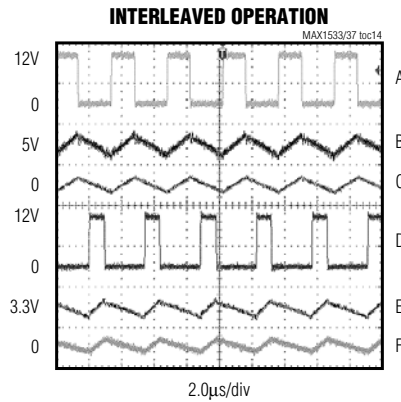
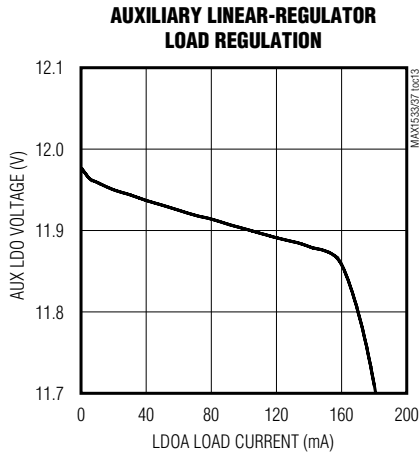
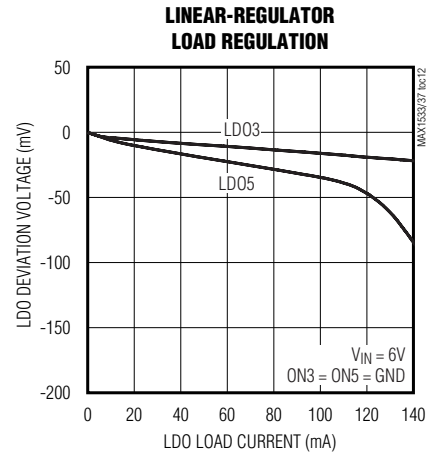
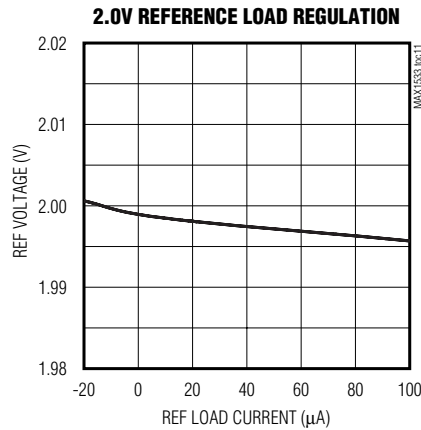
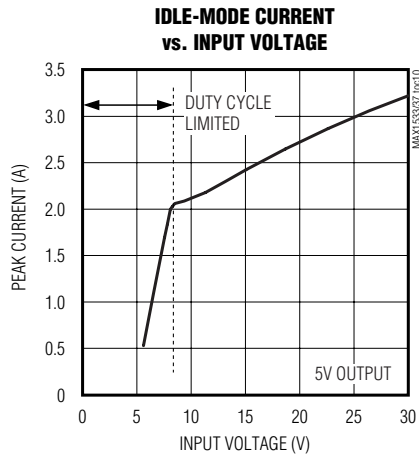
MAX1533/MAX1537



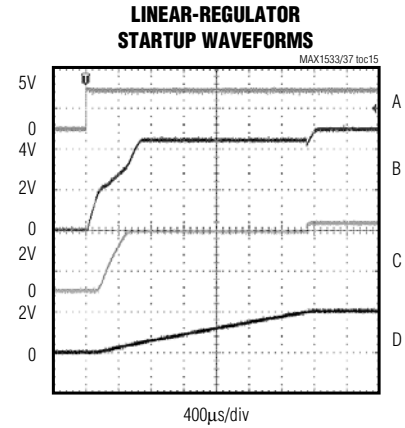
用于笔记本电脑的高效 5x 输出主电源控制器

典型工作特性 (续)

(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)



- A. LX5, 10V/div
- B. 5V OUTPUT, 100mV/div
- C. PWM5 INDUCTOR CURRENT, 5A/div
- D. LX3, 10V/div
- E. 3.3V OUTPUT, 100mV/div
- F. PWM3 INDUCTOR CURRENT, 5A/div



- A. \overline{SHDN} , 5V/div
 - B. LDO5, 2V/div
 - C. LDO3, 2V/div
 - D. REF, 2V/div
- 100Ω LOAD ON LDO5 AND LDO3

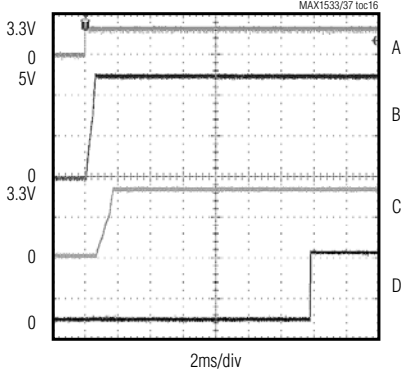
用于笔记本电脑的高效 5x 输出主电源控制器

典型工作特性 (续)

(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

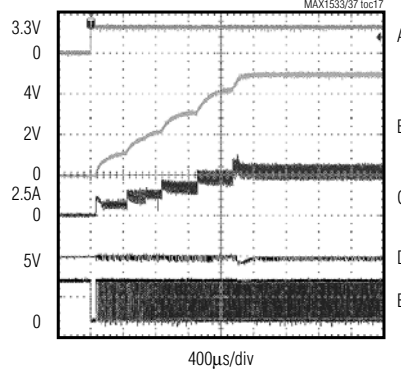
MAX1533/MAX1537

DELAYED STARTUP WAVEFORM (LIGHT LOAD)



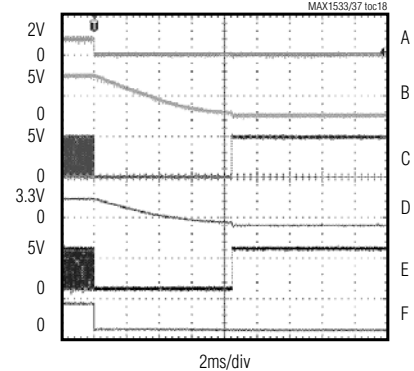
- A. ON5, 5V/div
 - B. 5V OUTPUT, 2V/div
 - C. 3.3V OUTPUT, 2V/div
 - D. PGOOD, 2V/div
- 100Ω LOAD ON OUT5 AND OUT3, ON3 = REF

STARTUP WAVEFORM (HEAVY LOAD)



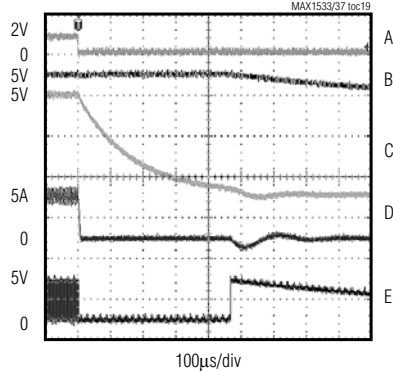
- A. ON5, 5V/div
 - B. 5V OUTPUT, 2V/div
 - C. INDUCTOR CURRENT, 5A/div
 - D. LDO5, 1V/div
 - E. DL5, 5V/div
- 1.0Ω LOAD

SHUTDOWN WAVEFORM (NO LOAD)



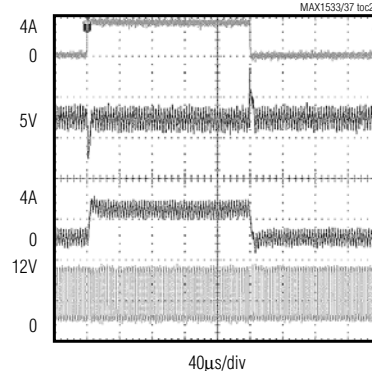
- A. SHDN, 5V/div
 - B. 5V OUTPUT, 5V/div
 - C. DL5, 5V/div
 - D. 3.3V OUTPUT, 5V/div
 - E. DL3, 5V/div
 - F. PGOOD, 5V/div
- ON3 = ON5 = V_{CC} , $\overline{OVP} = GND$

SHUTDOWN WAVEFORM (1Ω LOAD)



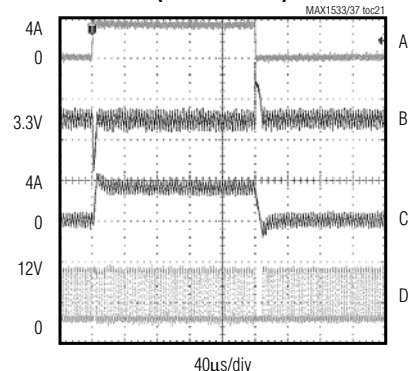
- A. SHDN, 5V/div
 - B. LDO5, 2V/div
 - C. 5V OUTPUT, 2V/div
 - D. INDUCTOR CURRENT, 5A/div
 - E. DL5, 5V/div
- ON3 = ON5 = V_{CC} , $\overline{OVP} = GND$

5V OUTPUT LOAD TRANSIENT (FORCED-PWM)



- A. $I_{OUT5} = 0.2A$ TO 4A, 5A/div
 - B. $V_{OUT5} = 5.0V$, 100mV/div
 - C. INDUCTOR CURRENT, 5A/div
 - D. LX5, 10V/div
- $\overline{SKIP} = V_{CC}$

3.3V OUTPUT LOAD TRANSIENT (FORCED-PWM)



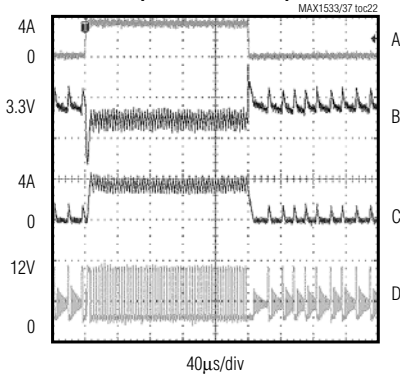
- A. $I_{OUT3} = 0.2A$ TO 4A, 5A/div
 - B. $V_{OUT3} = 3.3V$, 100mV/div
 - C. INDUCTOR CURRENT, 5A/div
 - D. LX3, 10V/div
- $\overline{SKIP} = V_{CC}$

用于笔记本电脑的高效 5x 输出主电源控制器

典型工作特性 (续)

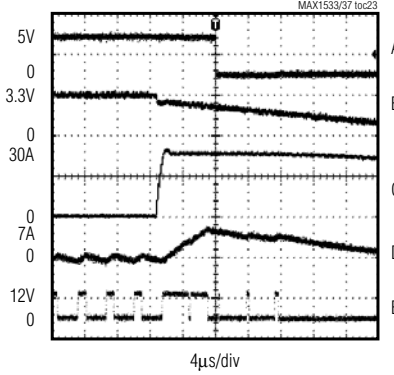
(MAX1537 circuit of Figure 1, $V_{IN} = 12V$, $LDO5 = V_{CC} = 5V$, $\overline{SKIP} = GND$, $FSEL = REF$, $T_A = +25^\circ C$, unless otherwise noted.)

**3.3V OUTPUT LOAD TRANSIENT
(PULSE SKIPPING)**



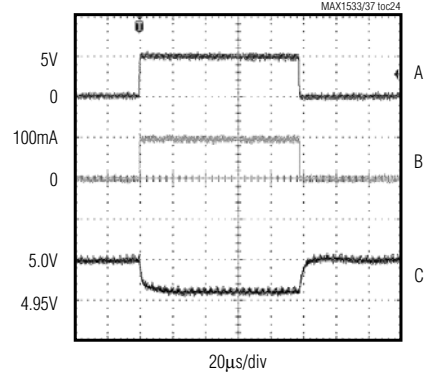
A. $I_{OUT3} = 0.2A$ TO $4A$, $5A/div$
 B. $V_{OUT3} = 3.3V$, $100mV/div$
 C. INDUCTOR CURRENT, $5A/div$
 D. LX3, $10V/div$
 SKIP = GND

**OUTPUT OVERLOAD
(UVP ENABLED)**



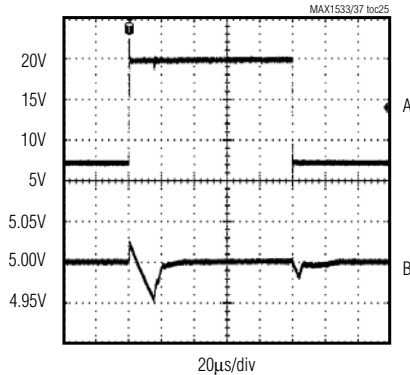
A. PGOOD2, $5V/div$
 B. 3.3V OUTPUT, $3.3V/div$
 C. LOAD (0 TO $30A$), $20A/div$
 D. INDUCTOR CURRENT, $10A/div$
 E. LX3, $20V/div$

LDO5 LOAD TRANSIENT



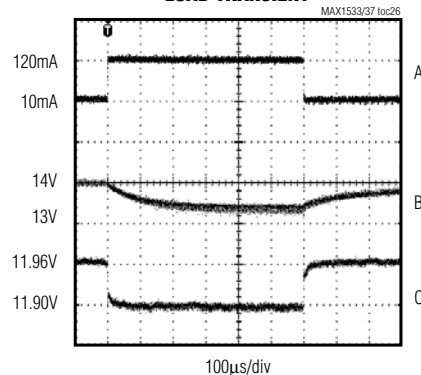
A. CONTROL SIGNAL, $5V/div$
 B. $I_{LDO5} = 1mA$ TO $100mA$, $100mA/div$
 C. LDO5, $50mV/div$
 ON3 = ON5 = GND

LDO5 LINE TRANSIENT



A. INPUT VOLTAGE ($V_{IN} = 7V$ TO $20V$), $5V/div$
 B. LDO5 OUTPUT VOLTAGE, $50mV/div$
 ON3 = ON5 = GND, $I_{LDO5} = 20mA$

**AUXILIARY LINEAR-REGULATOR
LOAD TRANSIENT**



A. $I_{LDOA} = 10mA$ TO $100mA$, $100mA/div$
 B. INA, $1V/div$
 C. LDOA, $50mV/div$
 INA = VOLTAGE GENERATED BY SECONDARY
 TRANSFORMER WINDING

用于笔记本电脑的高效 5x 输出主电源控制器

引脚说明

MAX1533/MAX1537

引脚		名称	功能
MAX1533	MAX1537		
—	1	ADJA	辅助反馈输入。从 LDOA 到模拟地连接一个电阻分压器可对辅助线性稳压器的输出电压进行调节。ADJA 稳定后的电压为 2V。如将 ADJA 和 GND 端连接在一起，其输出电压将被内部反馈电路固定在 12V。
1	2	ON5	5V SMPS 使能输入。如果 ON5 端电压高于 SMPS 的开启电平，则 5V SMPS 被使能；如果 ON5 端电压低于 SMPS 的关断电平，5V SMPS 就被禁止。如将 ON5 与 REF 端相连，5V SMPS 将于 3.3V SMPS 到达稳定后启动 (延时启动)。将 ON5 端电压驱动至故障清除电平以下会使故障锁存器清零。
2	3	ON3	3.3V SMPS 使能输入。如果 ON3 端电压高于 SMPS 的开启电平，则 3.3V SMPS 被使能；如果 ON3 端电压低于 SMPS 的关断电平，3.3V SMPS 就被禁止。如将 ON3 与 REF 端相连，3.3V SMPS 将于 5V SMPS 到达稳定后启动 (延时启动)。将 ON3 端电压驱动至故障清除电平以下会使故障锁存器清零。
—	4	ONA	LDOA 使能输入。ONA 为低时 LDOA 为高阻态且副绕组控制被关闭。ONA 为高时 LDOA 开启。把该引脚连接到 LDO3、LDO5、CSL3、CSL5 或者其它输出，即可使电源按需要的顺序自动启动。
3	5	FSEL	频率选择输入。该三态输入端可用来设置控制器的开关频率。该脚接 GND、REF、V _{CC} 时对应的开关频率分别是： V _{CC} = 500kHz，REF = 300kHz，GND = 200kHz
4	6	ILIM3	3.3V SMPS 峰值限流门限调节端。ILIM3 连接到 V _{CC} 时，限流门限默认为 75mV。对于可调模式，CSH3 和 CSL3 之间的限流门限电压精确等于 ILIM3 端电压的 1/10，ILIM3 端电压的范围为 500mV~2.0V。转换到 75mV 默认值的逻辑门限约为 V _{CC} - 1V。
5	7	ILIM5	5V SMPS 峰值限流门限调节端。ILIM5 连接到 V _{CC} 时，限流门限默认为 75mV。对于可调模式，CSH5 和 CSL5 之间的限流门限电压精确等于 ILIM5 端电压的 1/10，ILIM5 端电压的范围为 500mV~2.0V。转换到 75mV 默认值的逻辑门限约为 V _{CC} - 1V。
6	8	REF	2.0V 基准电压输出。在 REF 和模拟地之间用一个容量大于或等于 0.1μF 的陶瓷电容进行旁路。该基准电压源可为外部负载提供最大 100μA 的电流。但用该电压基准驱动负载会降低输出电压的精度，精度降低的程度将依据基准电压的负载调整误差而定。SHDN 为低时该基准电压源关断。
7	9	GND	模拟地。背面焊盘连接到 GND。
8	10	V _{CC}	模拟电源输入。通过一个 20Ω 的串联电阻连接到系统电压源 (+4.5V~+5.5V)。V _{CC} 和模拟地之间连接一个容量 1μF 以上的陶瓷电容进行旁路。
9	11	PGDLY	电源就绪单稳态延迟。在 PGDLY 端连接一个定时电容可延迟 PGOOD 变高的时间。PGDLY 上有 5μA 的上拉电流和 10Ω 的下拉。当电源未达到稳定时下拉被激活。而当电源工作正常时，下拉被关断，同时 5μA 上拉被激活。当 PGDLY 电压越过 REF 时，PGOOD 被使能。

用于笔记本电脑的高效 5x 输出主电源控制器

引脚说明 (续)

引脚		名称	功能
MAX1533	MAX1537		
10	12	PGOOD	电源就绪开漏输出。如果任何输出比额定稳定点低 10% (典型), 或者是在软启动期间和关断状态下, PGOOD 输出低电平。PGOOD 的上升沿被 PGDLY 单稳态定时器延迟。当两个 SMPS 输出均达到稳定后 PGOOD 变为高阻。
11	13	$\overline{\text{UVP}}$	欠压故障保护控制。将 $\overline{\text{UVP}}$ 接到 GND 时选择默认的欠压门限为正常值的 70%。而将其连接在 V_{CC} 时禁止欠压保护, 同时清除欠压故障锁存器。
12	14	DH3	3.3V SMPS 的高边 MOSFET 栅极驱动输出。DH3 振幅从 LX3 到 BST3。
13	15	BST3	3.3V SMPS 的自举浮动电容连接端。按照图 6 所示连接到外部电容和二极管。在 BST3 端串联一个电阻可对 DH3 的上拉电流进行调节。
14	16	LX3	3.3V SMPS 的电感连接端。将 LX3 连到电感的开关侧。LX3 还是高边栅极驱动器 DH3 的低端电源轨。
15	17	$\overline{\text{OVP}}$	过压故障保护控制端。将 $\overline{\text{OVP}}$ 接到 GND 选择默认的过压门限为超出正常值 +11%。而将其与 V_{CC} 连接时, 过压保护功能失效, 同时清除过压故障锁存器。
16	18	CSH3	3.3V SMPS 的电流检测输入正端。连接到电流检测元件的正端。图 9 给出了两种不同的电流检测方式。
17	19	CSL3	3.3V SMPS 的电流检测输入负端。连接到电流检测元件的负端。图 9 给出了两种不同的电流检测方式。此外, CSL3 还用作 LDO3 的自举输入。
18	20	FB3	3.3V SMPS 反馈输入。连接到 GND 时选择固定的 3.3V 输出。可调模式下, FB3 稳定在 1V。
19	21	LDO3	3.3V 内部线性稳压器输出。采用最小 2.2 μF (1 μF /20mA) 的电容旁路到地。可提供 100mA (最小)。输入电源取自 LDO5。当 CSL3 上的电压大于 3V 时, 线性稳压器关断, LDO3 通过一个导通电阻 1 Ω 、额定电流 200mA 的开关连接到 CSL3。
20	22	DL3	3.3V SMPS 的低边栅极驱动输出。DL3 的电压摆幅为 PGND 到 LDO5。
21	23	PGND	功率地
22	24	DL5	5V SMPS 的低边栅极驱动输出。DL5 的电压摆幅为 PGND 到 LDO5。
23	25	LDO5	5V 内部线性稳压器输出。采用最小 2.2 μF (1 μF /20mA) 的电容旁路到地。为 DL_ 低边栅极驱动器、DH_ 高边驱动器 (通过 BST 二极管)、PWM 控制器、内部逻辑、基准源 (通过 V_{CC} 引脚) 以及 LDO3 内部 3.3V 线性稳压器提供电源。可为外部负载提供最小 100mA (+25mA 用于栅极驱动器)。当 CSL5 上的电压大于 4.5V 时, 5V 线性稳压器关断, LDO5 通过一个导通电阻 0.75 Ω 、额定电流 200mA 的开关连接到 CSL5。
24	26	FB5	5V SMPS 的反馈输入。连接到 GND 选择固定 5V 输出。可调模式下, FB5 稳定至 1V。

用于笔记本电脑的高效 5x 输出主电源控制器

引脚说明 (续)

MAX1533/MAX1537

引脚		名称	功能
MAX1533	MAX1537		
25	27	CSL5	5V SMPS 的电流检测输入负端。连接到电流检测元件的负极。图9给出了两种不同的电流检测方式。此外, CSL5 还用作 LDO5 的自举输入。
26	28	CSH5	5V SMPS 的电流检测输入正端。连接到电流检测元件的正极。图9给出了两种不同的电流检测方式。
27	29	IN	启动电路和内部 5V 线性稳压器 LDO5 的输入。用 0.22μF 电容旁路到 PGND, 该电容应紧靠 IC。
28	30	LX5	5V SMPS 的电感连接端。将 LX5 连到电感的开关侧。LX5 还是高边栅极驱动器 DH5 的低端电源轨。
29	31	BST5	5V SMPS 的自举浮动电容连接端。按图 6 所示连接到外部电容和二极管。在 BST5 端串联一个电阻可对 DH5 的上拉电流进行调节。
30	32	DH5	5V SMPS 的高边栅极驱动输出。DH5 的摆幅为从 LX5 到 BST5。
31	33	$\overline{\text{SKIP}}$	跳脉冲控制输入。连接到 V_{CC} 时, 将强制进入低噪声 PWM 模式。连接到 GND 则轻载时工作在高效率跳脉冲模式。
32	34	$\overline{\text{SHDN}}$	关断控制输入。当 $V_{\overline{\text{SHDN}}}$ 低于 $\overline{\text{SHDN}}$ 输入下降沿触发电平时, MAX1533/MAX1537 将进入关断模式, 电源电流降低至 5μA。直到 $V_{\overline{\text{SHDN}}}$ 高于 $\overline{\text{SHDN}}$ 输入上升沿触发电平以后, MAX1533/MAX1537 才会重新启动。将 $\overline{\text{SHDN}}$ 连接到 V_{IN} 可自动启动。通过电阻分压器将 $\overline{\text{SHDN}}$ 连接到 V_{IN} 实现可编程欠压锁定。
—	35	INA	辅助 LDOA 线性稳压器的电源电压输入。INA 被内部并联稳压器钳位到 26V。
—	36	LDOA	可调节 (额定 12V) 150mA 辅助线性稳压器输出。由 INA 端为其供电。LDOA 与 GND 之间接一个最小值为 2.2μF (1μF/20mA) 的电容旁路。副绕组反馈门限被设置在 $INA - LDOA = 0.8V$, 只触发 5V SMPS 的 DL5。ONA 为高时使能调节器输出和副绕组调整电路。LDOA 的状态对 PGOOD 没有影响。

用于笔记本电脑的高效 5x 输出主电源控制器

表 1. 标准应用元件选择

COMPONENT	5A/300kHz	5A/500kHz
Input Voltage	$V_{IN} = 7V$ to 24V	$V_{IN} = 7V$ to 24V
C_{IN} , Input Capacitor	(2) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM	(2) 10 μ F, 25V Taiyo Yuden TMK432BJ106KM
C_{OUT5} , Output Capacitor	150 μ F, 6.3V, 40m Ω , low-ESR capacitor Sanyo 6TPB150ML	150 μ F, 6.3V, 40m Ω , low-ESR capacitor Sanyo 6TPB150ML
C_{OUT3} , Output Capacitor	220 μ F, 4V, 40m Ω , low-ESR capacitor Sanyo 4TPB220ML	220 μ F, 4V, 40m Ω , low-ESR capacitor Sanyo 4TPB220ML
N_H High-Side MOSFET	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V	Fairchild Semiconductor FDS6612A International Rectifier IRF7807V
N_L Low-Side MOSFET	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1	Fairchild Semiconductor FDS6670S International Rectifier IRF7807VD1
D_L Schottky Rectifier (if needed)	2A, 30V, 0.45V $_f$ Nihon EC21QS03L	2A, 30V, 0.45V $_f$ Nihon EC21QS03L
Inductor/Transformer	T1 = 6.8 μ H, 1:2 turns Sumida 4749-T132 L1 = 5.8 μ H, 8.6A Sumida CDRH127-5R8NC	3.9 μ H Sumida CDRH124-3R9NC
Rcs	10m Ω \pm 1%, 0.5W resistor IRC LR2010-01-R010F or Dale WSL-2010-R010F	10m Ω \pm 1%, 0.5W resistor IRC LR2010-01-R010F or Dale WSL-2010-R010F

表 2. 元件供应商

SUPPLIER	WEBSITE
AVX	www.avx.com
Central Semiconductor	www.centalsemi.com
Coilcraft	www.coilcraft.com
Coiltronics	www.coiltronics.com
Fairchild Semiconductor	www.fairchildsemi.com
International Rectifier	www.irf.com
Kemet	www.kemet.com

SUPPLIER	WEBSITE
Panasonic	www.panasonic.com/industrial
Sanyo	www.secc.co.jp
Sumida	www.sumida.com
Taiyo Yuden	www.t-yuden.com
TDK	www.component.tdk.com
TOKO	www.tokoam.com
Vishay (Dale, Siliconix)	www.vishay.com

详细说明

MAX1533/MAX1537 标准应用电路 (图 1) 可用来构建一个典型的笔记本电脑主电源电路, 为其提供 5V/5A 和 3.3V/5A 电源。该电路的输入电压为 7V 至 24V。电路中的元件选择和供应商分别如表 1、表 2 所示。

MAX1533/MAX1537 内含两个为低压电源设计的交错式固定频率降压控制器。最优交错结构可保证异相操作, 减小输入电容上的纹波。两个内部 LDO 可产生 5V 和 3.3V 常备电源。MAX1537 还有一个辅助 LDO, 可作为预置的 12V 输出或可调输出。

固定线性稳压器 (LDO5 和 LDO3)

两个内部线性稳压器产生预设的 5V (LDO5) 和 3.3V (LDO3) 低功率输出。LDO5 为 LDO3 和驱动外部 MOSFET 的栅极驱动器提供电源, 同时为 SMPS 模拟控制电路、基准电路和逻辑单元提供偏置电源 (V_{CC})。LDO5 至少可为外部和内部负载提供 100mA 的驱动电流, 其中包括 MOSFET 栅极驱动 (因不同的开关频率和外部 MOSFET 选择, 通常在 5mA~50mA 范围内变化)。LDO3 也可以为外部负载提供至少 100mA 的驱动电流。LDO5 和 LDO3 均应通过一个 2.2 μ F 或更大容量的输出电容旁路到地, 内部和外部负载电流每增加 20mA, 该电容的容量应再增大 1.0 μ F。

用于笔记本电脑的高效 5x 输出主电源控制器

SMPS 到 LDO 自举切换

当 5V 主输出电压高于 LDO5 自举切换门限时，其内部 0.75Ω (典型值) p 沟道 MOSFET 将把 CSL5 短接到 LDO5，同时关断 LDO5 线性稳压器。同样，当 3.3V 主输出电压高于 LDO3 自举切换门限时，内部 1Ω (典型值) p 沟道 MOSFET 将把 CSL3 短接到 LDO3，同时关断 LDO3 线性稳压器。这样作的结果将使器件自举工作，内部电路和外部负载由 SMPS 输出电压来驱动，而不是电池经由线性稳压器调节后提供驱动。由于是通过一个效率为 90% 的开关调节器提供电源，而不是通过效率低得多的线性稳压器，因此，自举工作可降低由于栅极电荷和静态损耗所引起的功耗。当 LDO_ 输出切换完成后，输出电流限增大到 200mA。

SMPS 5V 偏置电源 (LDO5 和 V_{CC})

除大功率输入电源 (电池和 AC 适配器) 以外，开关电源 (SMPS) 部分还需要一个 5V 的偏置电源。5V 偏置电源由 MAX1533/MAX1537 内部的 5V 线性稳压器 (LDO5) 产生。这个自举 LDO 使 MAX1533/MAX1537 可以独立启动。栅极驱动器输入电源与固定 5V 线性稳压器 (LDO5) 的输出端相连，因此，5V LDO 电源应能为 PWM 控制器提供 V_{CC}，并为栅极驱动提供电源，所需的最大电流为：

$$I_{BIAS} = I_{CC} + f_{SW} (Q_{G(LOW)} + Q_{G(HIGH)}) \\ = 5\text{mA} \sim 50\text{mA} \text{ (典型值)}$$

式中，I_{CC} 为 1mA (典型值)，f_{SW} 为开关频率，Q_{G(LOW)} 和 Q_{G(HIGH)} 是 MOSFET 数据手册中所给出的，V_{GS} = 5V 时的总栅极电荷。

基准电压 (REF)

在整个温度范围和负载范围内，2V 基准电压的精度可达 ±1%，因此 REF 可用作系统的精密电压基准。REF 应通过一个 0.22μF 或更大容量的陶瓷电容旁路到 GND。基准电压可向外部负载源出 100μA 或吸收 10μA 电流。如果主 SMPS 输出电压需要较高的精度 (±0.5%)，就不要在基准电压上加载。由于基准的负载调整误差，给基准加载会导致 LDO5、LDO3、OUT5 和 OUT3 输出电压轻微下降。

系统使能/关断 ($\overline{\text{SHDN}}$)

将 $\overline{\text{SHDN}}$ 拉低到 $\overline{\text{SHDN}}$ 输入下降沿触发电平以下使 MAX1533/MAX1537 进入低功耗关断状态，这个触发电平具有较高精度。关断模式下 MAX1533/MAX1537 仅消耗 5μA 静态电流。处于关断模式时基准源被关闭，因此退出关断状态的门限精度较低。要保证正常启动，应将 $\overline{\text{SHDN}}$ 上拉至大于 2.2V ($\overline{\text{SHDN}}$ 输入上升沿触发电平)。若希望自动关断和启动，可将 $\overline{\text{SHDN}}$ 连接到 V_{IN} 端。高精度的 1V $\overline{\text{SHDN}}$ 下降沿门限可用来检测某个特定的输入电压并关断器件。进入关断后，1.6V 的上升沿门限被激活，为多数应用提供足够的滞回。

SMPS 详细说明

SMPS 上电复位、UVLO 和软启动

V_{CC} 上升到约 1V 以上时启动上电复位 (POR) 过程，复位欠压、过压以及热关断故障锁存器。POR 电路还保证当 OVP 禁用 ($\overline{\text{OVP}} = V_{CC}$) 时将低边驱动拉低，或当 OVP 使能 ($\overline{\text{OVP}} = \text{GND}$) 时将低边驱动拉高，一直到 SMPS 控制器开始工作为止。

当 5V 偏置电源 (LDO5) 电压低于输入欠压锁定门限 (4V) 时，V_{CC} 输入 UVLO 电路禁止开关操作。一旦 5V 偏置电压 (LDO5) 上升到输入 UVLO 门限电压以上且控制器处于使能状态，SMPS 控制器开始开关操作，输出电压开始在软启动电路的控制下爬升。

电路启动期间，内部数字软启动电路逐渐增加内部电流限的电平，以便降低输入浪涌电流。MAX1533/MAX1537 的软启动过程分为五个阶段。在第一阶段，每个控制器将其限流值设为最大限流值的 20%。如果输出在 128 个时钟周期 (1 / f_{OSC}) 内没有达到稳定，软启动进入第二阶段并将其限流值再增加 20%。如此反复，直到在 512 个时钟周期后达到最大限流值或输出到达额定的稳定值，以先达到者为准 (参见典型工作特性中的启动波形)。

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

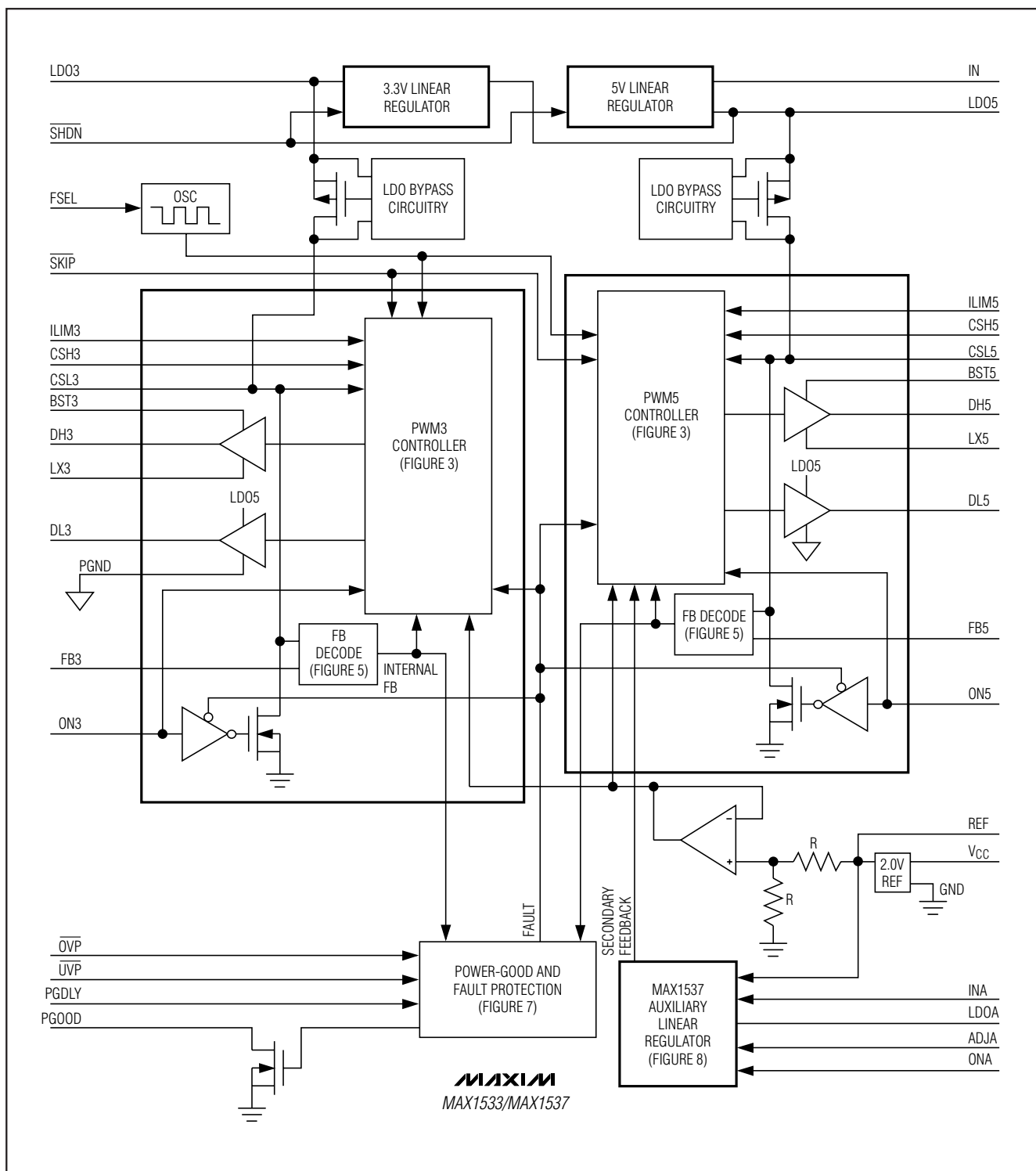


图 2. MAX1533/MAX1537 的内部功能框图

用于笔记本电脑的高效 5x 输出主电源控制器

表 3. 工作模式

MODE	INPUTS*			OUTPUTS			
	$\overline{\text{SHDN}}$	ON5	ON3	LDO5	LDO3	5V SMPS	3V SMPS
Shutdown Mode	LOW	X	X	OFF	OFF	OFF	OFF
Standby Mode	HIGH	LOW	LOW	ON	ON	OFF	OFF
Normal Operation	HIGH	HIGH	HIGH	ON	ON	ON	ON
3.3V SMPS Active	HIGH	LOW	HIGH	ON	ON	OFF	ON
5V SMPS Active	HIGH	HIGH	LOW	ON	ON	ON	OFF
Normal Operation (Delayed 5V SMPS Startup)	HIGH	REF	HIGH	ON	ON	ON Power-up after 3.3V SMPS is in regulation	ON
Normal Operation (Delayed 3.3V SMPS Startup)	HIGH	HIGH	REF	ON	ON	ON	ON Power-up after 5V SMPS is in regulation

* $\overline{\text{SHDN}}$ 是一个精确的低压逻辑输入，其下降沿门限电压为 1V，上升沿门限电压为 1.6V。ON3 和 ON5 为三态 CMOS 逻辑输入，逻辑低电压为小于 0.8V，逻辑高电压为大于 2.4V，中间逻辑电平介于 1.9V 和 2.1V 之间 (参见 *Electrical Characteristics* 表)。

SMPS 使能控制 (ON3, ON5)

ON3 和 ON5 可用于控制 SMPS 的上电顺序。ON3 或 ON5 电压上升到 2.4V 以上时使能对应的输出。ON3 或 ON5 电压下降到 1.6V 以下时关闭各自对应的输出。驱动 ON₃ 到 0.8V 以下可清除过压、欠压和热故障锁存器。

SMPS 上电顺序

将 ON3 或 ON5 连接到 REF 可迫使对应的输出在另一路输出低于稳定值时处于关闭状态，并在另一路输出达到稳定后启动。第二个 SMPS 一直保持开通状态直到第一个 SMPS 被关断、器件被关断、发生故障、或者 LDO5 进入欠压锁定。当第一个电源被关闭时，两个电源立即进入断电过程。

输出放电 (软关断)

当输出放电功能被使能 ($\overline{\text{OVP}}$ 被拉低) 且开关调节器处于禁止状态 (转换到待机模式或关断模式)，或当一路输出发生欠压故障时，控制器均会使两路输出通过内部 12Ω 开关进行放电，直至输出电压减小到 0.3V。缓慢地对输出电容放电提供了一种阻尼式的关断响应。这样就消除了通过电感和低边 MOSFET 快速放电时所产生的轻微的

负压。当 SMPS 的输出放电到 0.3V 时，其低边驱动器 (DL₋) 将被强制拉高，将各自的 SMPS 输出钳位到 GND。电压基准仍保持在工作状态，以便提供精确的门限电压和过压保护。两个 SMPS 控制器都有各自独立的软关断电路。

输出放电被禁止时 ($\overline{\text{OVP}} = V_{\text{CC}}$)，其低边驱动器 (DL₋) 和高边驱动器 (DH₋) 均被拉低，从而强制 LX 进入高阻态。由于 SMPS 控制器不主动给输出放电，因此，输出电压放电速度仅由输出电容和负载电流来决定。

固定频率、电流模式 PWM 控制器

每一个电流模式 PWM 控制器的核心都是一个多输入开环比较器，它对两路信号进行求和: 相对基准电压而言的输出电压误差信号和斜率补偿斜坡信号 (图 3)。MAX1533/MAX1537 采用直接求和结构，接近于理想的逐周期输出电压控制，省去了传统的误差放大器及其带来的相移。MAX1533/MAX1537 采用相对较低的环路增益，因而可使用低成本的输出电容。低环路增益产生了 -0.1% 的典型负载调整误差，并由于使单位增益交越频率下移，有助于降低输出电容的尺寸和成本。

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

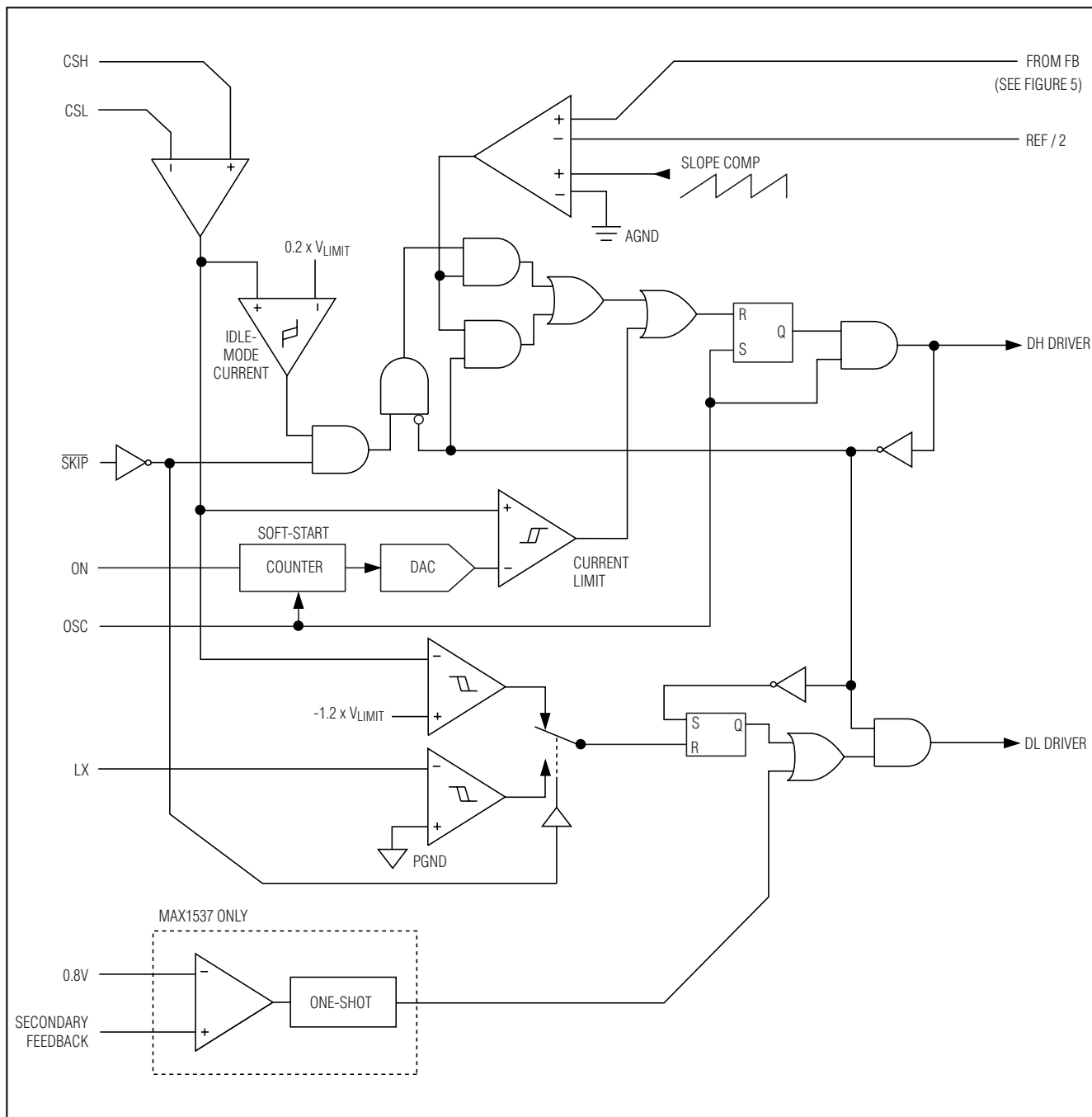


图 3. PWM 控制器功能框图

用于笔记本电脑的高效 5x 输出主电源控制器

频率选择 (FSEL)

利用 FSEL 引脚可选择 PWM 模式的开关频率。表 4 给出了 FSEL 连接方式与开关频率的对应关系。采用较高的工作频率 (500kHz) 有助于减小产品尺寸, 但会增大开关损耗进而导致效率的降低。适用于负载电流较小的超小型设备。而采用较低的频率 (200kHz) 工作时效率会更高, 但要增大元件尺寸和印制板面积为代价。

强制 PWM 模式

低噪声强制 PWM 模式禁止了过零比较器, 这个比较器用来控制低边开关的导通时间。这就强制低边开关的栅极驱动波形始终与高边栅极驱动波形互补, 这样, 电感电流在轻载下反转, DH_{-} 保持占空比为 V_{OUT} / V_{IN} 。强制 PWM 模式的优点是开关频率相当恒定。然而, 强制 PWM 工作模式的代价是: 空载时的 5V 电源电流会维持在 15mA 至 50mA, 因外部 MOSFET 和开关频率而异。

强制 PWM 模式的优点是消除了音频噪声和改善了负载瞬态响应。由于强制 PWM 模式禁止了过零比较器, 轻载时电感电流会反向。

轻载工作控制 (\overline{SKIP})

MAX1533/MAX1537 有一个轻载工作模式控制输入 (\overline{SKIP}), 可对两个控制器的过零比较器进行使能或禁止控制。若过零比较器被使能, 当电流检测输入检测到电感电流归零时控制器会将 DL_{-} 强制拉低。这样可避免电感对输出电容放电, 并在轻载下迫使控制器跳过一些脉冲, 以免输出过充电。当过零比较器禁止时, 将迫使控制器在轻载情况下一直处于 PWM 模式 (强制 PWM)。

表 4. FSEL 配置表

FSEL	SWITCHING FREQUENCY
VCC	500kHz
REF	300kHz
GND	200kHz

空闲模式电流检测门限

当输出电压超过反馈门限, 检流电压超过空闲模式检流门限时, 降压控制器终止导通时间。轻载情况下, 导通时间仅仅取决于空闲模式检流门限, 大约为满载检流门限 (由 $ILIM_{-}$ 设定) 的 20%。这样就强制控制器在每个周期源出一个最小功率。为避免输出过充电, 在输出电压跌至反馈门限以下前不启动另一个导通周期。由于过零比较器阻止开关调节器吸收电流, 控制器只能跳过一些脉冲。这样, 在轻载情况下, 控制器调整的是输出纹波的谷值。

自动切换跳脉冲模式

在跳脉冲模式下, 控制器的内在属性使其自动转换为 PFM 模式 (见图 4)。这种转换受一个比较器的影响, 该比较器检测到电感电流过零时终止低边开关的导通时间。过零比较器在低边 MOSFET 两端 ($PGND$ 到 LX_{-}) 检测电感电流。一旦 $V_{PGND} - V_{LX_{-}}$ 压降低于 3mV 过零检测门限, 比较器强制 DL_{-} 为低 (图 3)。这种工作机制使跳脉冲 PFM 模式与非跳脉冲 PWM 模式之间的转折点, 和连续与非连续电感电流工作模式的分界点 (所谓的“临界传导”点) 相一致。PFM/PWM 交越点的负载电流 $I_{LOAD(SKIP)}$ 可由下式给出:

$$I_{LOAD(SKIP)} = \frac{V_{OUT} (V_{IN} - V_{OUT})}{2 \times V_{IN} \times f_{SW} \times L}$$

当轻载情况下器件进入跳脉冲工作模式时, 开关波形可能会显得杂乱, 这是正常的, 这样可以提供高轻载效率。通过改变电感值可在 PFM 噪声和轻载工作效率之间取得平衡。一般情况下, 电感较小时, 效率-负载曲线比较平坦; 电感较大时, 满负载工作时效率较高 (假定绕组电阻不变), 输出电压纹波也较小。然而, 使用较高电感值的代价是增大了尺寸和减缓了负载瞬态响应 (特别是在输入电压较低时)。

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

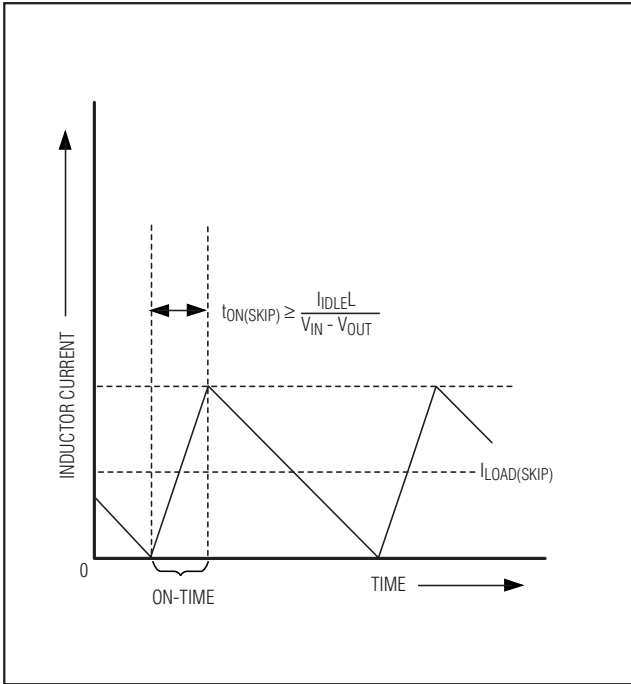


图 4. 跳脉冲/断续切换点

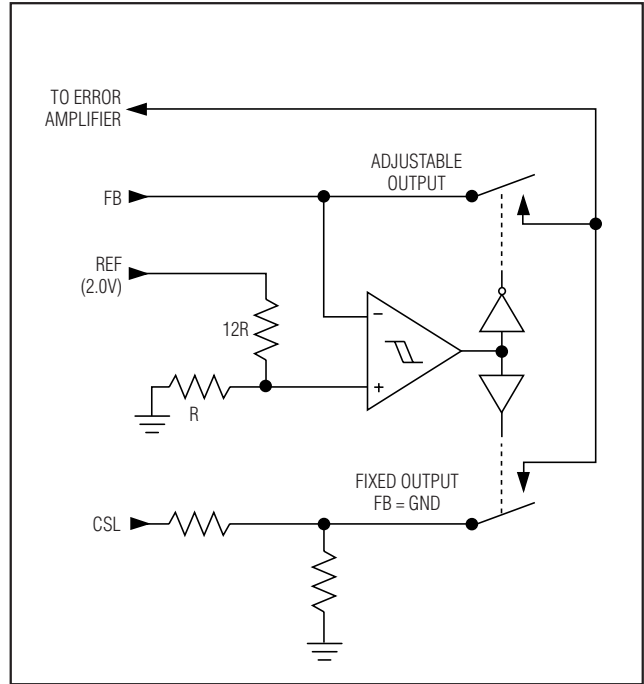


图 5. 双模反馈解码器

输出电压

Electrical Characteristics 表中的直流输出精度与误差比较器的阈值有关。当电感连续导通时，MAX1533/MAX1537 调整的是输出纹波的峰值，因此，实际的直流输出电压要比斜率补偿后的触发电平减小输出纹波电压的 50%。在 PWM 模式 (连续导通模式) 下，输出电压由下式精确定义：

$$V_{OUT(PWM)} = V_{NOM} \left(1 - \frac{A_{SLOPE} V_{NOM}}{V_{IN}} \right) - \left(\frac{V_{RIPPLE}}{2} \right)$$

式中， V_{NOM} 为额定输出电压， A_{SLOPE} 为 1%， V_{RIPPLE} 是输出纹波电压 ($V_{RIPPLE} = ESR \times \Delta I_{INDUCTOR}$ ，可参考输出电容选择部分)。

在断续导通模式下 ($I_{OUT} < I_{LOAD(SKIP)}$)，MAX1533/MAX1537 对输出纹波的谷值进行调整，因此，输出电压的直流稳定值高于误差比较器的门限。在 PFM 模式 (断续导通模式) 下，其输出电压可通过下式近似计算：

$$V_{OUT(PFM)} = V_{NOM} + \frac{1}{2} \left(\frac{f_{SW}}{f_{OSC}} \right) I_{IDLE} \times ESR$$

式中， V_{NOM} 为额定输出电压， f_{OSC} 为内部振荡器的最大开关频率， f_{SW} 为实际的开关频率，而 I_{IDLE} 则是跳脉冲时的空闲模式电感电流。

可调/固定输出电压 (双模反馈)

连接 FB3 和 FB5 到 GND 可选择固定 SMPS 输出电压 (分别为 3.3V 和 5V)，这个固定输出电压由内部连接于 CSL₋ 和模拟地之间的电阻分压器预设。若将 FB₋ 连接到位于 CSL₋ 和 GND 之间的电阻分压器上，则可在 1V ~ 5.5V 之间调节对应的输出电压 (图 5)。R2 (FB 和 GND 间的电阻) 选为 10kΩ 左右，R1 (OUT 和 FB 间的电阻) 的计算公式如下：

$$R1 = R2 \left(\frac{V_{OUT_}}{V_{FB_}} - 1 \right)$$

这里 $V_{FB_} = 1V$ (标称值)。

用于笔记本电脑的高效 5x 输出主电源控制器

当两路输出电压均需要自由设定时，应将 3.3V SMPS 的输出设定的比 5V SMPS 低一些。只有当 CSL5 上的电压高于 LDO5 的自举门限 (4.56V) 时，才能通过内部开关将 LDO5 连接到 5V 输出 (CSL5)。同样的，也只有当 CSL3 电压高于 LDO3 的自举门限 (2.91V) 时，才能通过内部开关将 LDO3 连接到 3.3V 输出 (CSL3)。当采用固定输出电压时自举工作最为有效。一旦 LDO_ 由 CSL_ 自举工作时，内部线性稳压器将关闭，这样可在输入电压较高时降低内部功耗并提高效率。

限流保护 (ILIM_)

限流电路利用差分电流检测输入 (CSH_ 和 CSL_) 来对电感电流峰值进行限制。如果检流信号幅值超过了限流门限，PWM 控制器将关断高边 MOSFET (图 3)。当内部振荡器的下一个上升沿到来时，除非检流信号跌至限流门限以下，否则，PWM 控制器不会开始新的工作周期。实际的最大负载电流应小于峰值限流门限，其差值为电感纹波电流的一半。因此，最大负载能力是电流检测电阻、电感值、开关频率和占空比 (V_{OUT}/V_{IN}) 的函数。

强制 PWM 模式下，MAX1533/MAX1537 也进行负向电流限制，以防止 V_{OUT} 吸入电流时电感反向电流太大。反向限流门限约为正向限流门限值的 120%，且当调整 ILIM_ 时，反向限流门限会随着正向限流门限的变化而变化。

ILIM_ 接至 V_{CC} 时的门限值为默认值 (75mV)。也可以通过在 ILIM_ 外接一个电阻分压器来对限流门限进行调整。为了获得足够的精度和抗噪声干扰能力，分压器电流应为 $2\mu A \sim 20\mu A$ 。限流门限调整范围为 50mV~200mV。可调模式时，限流门限电压精确等于 ILIM_ 端电压的 1/10。转换到 75mV 默认值的逻辑门限约为 $V_{CC} - 1V$ 。

严格按照 PCB 设计指南进行布局可保证电路的噪声和直流误差不致于影响到 CSH_ 和 CSL_ 端的差分电流检测信号。IC 和检测电阻应尽可能靠近摆放并采用短且直的连接线，与检流电阻的连接采用 Kelvin 感应连接方式。

MOSFET 栅极驱动器 (DH_, DL_)

DH_ 和 DL_ 驱动器被优化用于驱动中等尺寸的高边功率 MOSFET 和较大尺寸的低边功率 MOSFET。这与笔记本应用中的低占空比相协调，这类应用具有较大的 $V_{IN} - V_{OUT}$ 差。高边栅极驱动器 (DH_) 能够源出和吸入 2A 的电流，而低边栅极驱动器 (DL_) 可源出 1.7A 和吸入 3.3A。这样在大电流应用中可提供强劲的栅极驱动。浮动的 DH_ 高边 MOSFET 驱动器由 BST_ 端外接的二极管-电容电荷泵供电 (图 6)，而同步整流驱动器 DL_ 则直接由固定的 5V 线性稳压器 (LDO5) 来提供电能。

自适应死区时间控制电路监视 DL_ 和 DH_ 驱动器，并阻止某个 FET 在另一个 FET 完全关断之前导通。这种自适应死区时间驱动器能够适应很宽范围的 MOSFET，消除了穿透电流，将延迟减至最小，从而赢得了高效率。为使自适应死区时间控制电路能够正常工作，从 DL_ 和 DH_ 驱动器输出到 MOSFET 栅极之间应采用低电阻、低电感通路；否则的话，MAX1533/MAX1537 中的检测电路会在 MOSFET 栅极实际仍存在栅极电荷的情况下误判其为“关断”状态。这条通路应采用非常短且宽的走线 (当 MOSFET 与驱动器之间的距离为 1 英寸时，走线宽度应为 50~100mil)。

用来将 DL_ 拉低的内部下拉晶体管驱动能力很强，其导通电阻的典型值为 0.6Ω 。这有助于在电感节点 (LX_) 从地迅速切换到 V_{IN} 时，阻止 DL_ 由于低边 MOSFET 的漏极到栅极容性耦合而被拉高。对于具有高输入电压和驱动器连线较长、感性较大的应用，可能需要增加额外的栅-源电容，以确保高速上升的 LX_ 沿不会拉高低边 MOSFET 的栅极，造成穿透电流。由于 MOSFET 栅-漏电容 (C_{RSS})、栅-源电容 ($C_{ISS} - C_{RSS}$) 以及电路板寄生电容所引起的 LX_ 和 DL_ 之间的容性耦合应不超过下式所确定的最小阈值：

$$V_{GS(TH)} > V_{IN} \left(\frac{C_{RSS}}{C_{ISS}} \right)$$

由于不同批次元件门限电压之间的偏差，在设计的边缘可能会产生问题。另一种可选方案是，在 BST_ 上串联一个不足 10Ω 的电阻，通过增加高边 MOSFET 的导通时间来解决问题，并且不降低关断时间 (图 6)。

用于笔记本电脑的高效 5x 输出主电源控制器

电源就绪输出 (PGOOD)

PGOOD 是一个比较器的开漏输出，这个比较器连续监视两个 SMPS 输出电压的欠压状态。PGOOD 在关断 ($\overline{\text{SHDN}}$ 或 ON3 或 $\text{ON5} = \text{GND}$ 时)、软启动和软关断时被有源拉低。一旦数字软启动结束，只要两个输出电压均超过正常稳定电压 (由 FB_- 设定) 的 90%，PGOOD 将变为高阻态。只要其中任何一个 SMPS 输出比其额定稳定点下降 10%、或发生输出过压故障、或任一 SMPS 控制器被关断，那么，PGOOD 将变为低电平。为了获得逻辑电平的 PGOOD 信号，可在 PGOOD 和 V_{CC} 之间外接一个上拉电阻。100k Ω 的上拉电阻可适应于大多数应用。

PGOOD 与故障保护状态 $\overline{\text{OVP}}$ 、 $\overline{\text{UVP}}$ 无关。

故障保护

输出过压保护 (OVP)

当任何一个 SMPS 输出电压超过正常稳定电压的 111%，且 OVP 保护功能被使能 ($\overline{\text{OVP}} = \text{GND}$)，控制器将置位故障锁存器、拉低 PGOOD，关断两个 SMPS 控制器，并立即拉低 DH_- 、强制拉高 DL_- 。两个同步整流 MOSFET 以 100% 占空比导通，迅速给输出电容放电并将两路输出钳

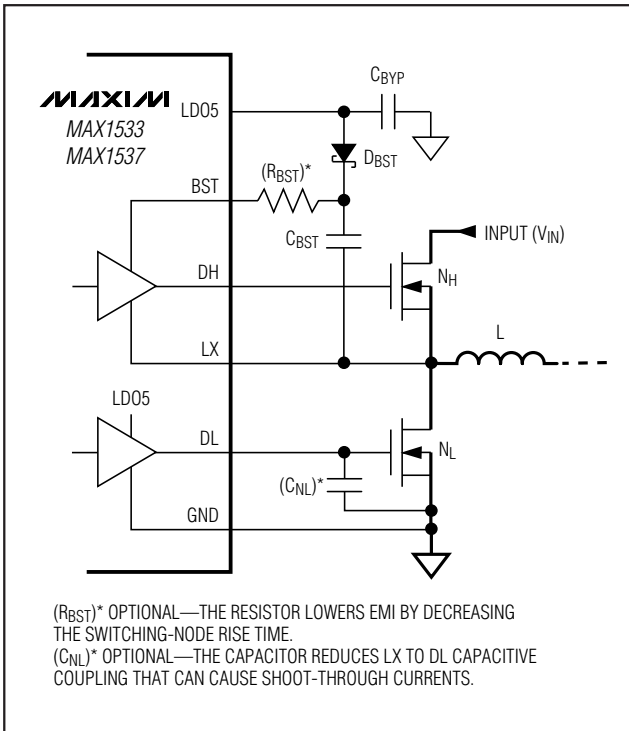


图 6. 可选的栅极驱动电路

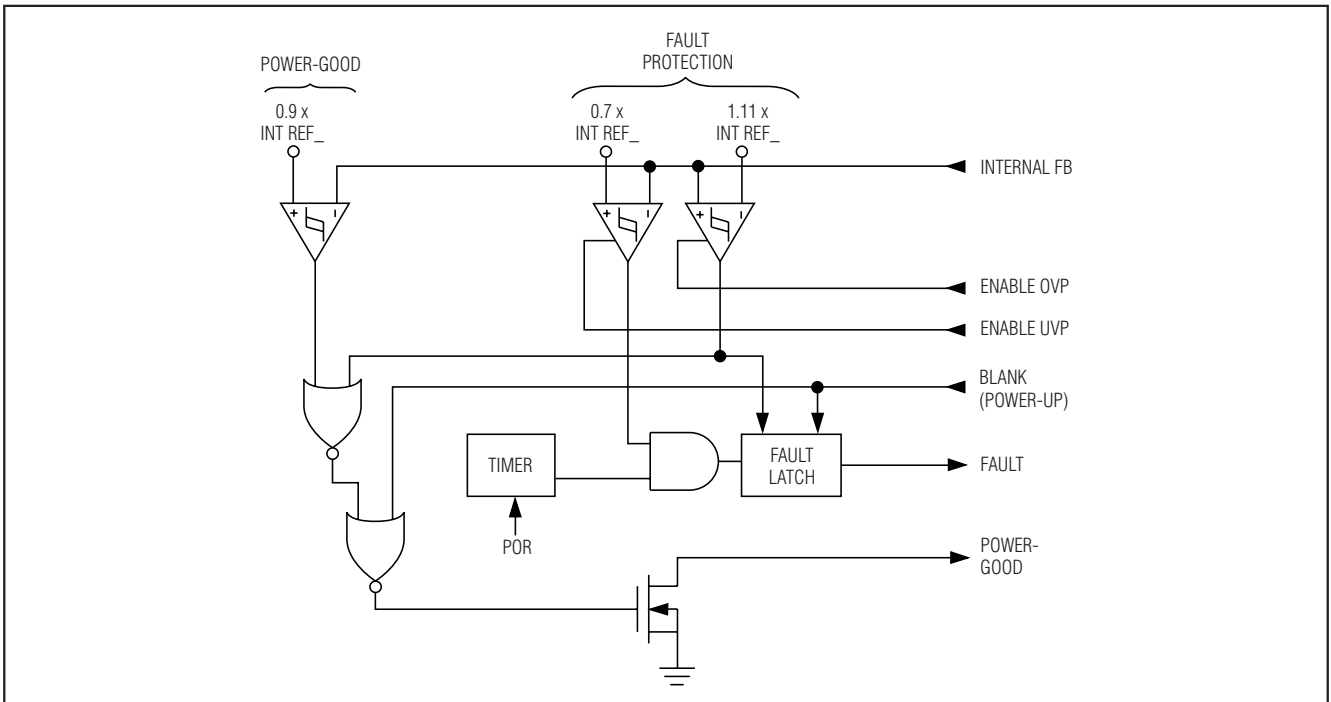


图 7. 电源就绪和故障保护

用于笔记本电脑的高效 5x 输出主电源控制器

位到地。然而，迅速拉高 DL₃ 通常会产生轻微的负输出电压，因为在发生 OVP 故障时输出 LC 中存储有能量。如果负载无法承受这一反向电压，可在输出端连接一个功率肖特基二极管来进行反向钳位。如果过压故障持续下去（如高边 MOSFET 短路），则电池的保险丝熔断。将 V_{CC} 降至 1V 以下或者通过切换 ON3、ON5 或 $\overline{\text{SHDN}}$ 中的任意一个可清除故障锁存器，并重新启动 SMPS 控制器。当 $\overline{\text{OVP}}$ 和 V_{CC} 连接在一起时，输出过压保护功能被禁止。

输出欠压保护 (UVP)

每一个 SMPS 控制器均包含一个输出 UVP 保护电路，在输出被使能 (ON₃ 拉高) 6144 个时钟周期 ($1 / f_{\text{OSC}}$) 后开始监视输出。如果某一 SMPS 输出电压跌至正常稳压值的 70% 以下，且 UVP 功能被激活 ($\overline{\text{UVP}} = \text{GND}$) 时，UVP 电路将置位故障锁存器，拉低 PGOOD，同时以放电模式关断两个控制器（参见输出放电（软关断）部分）。当某一路 SMPS 输出降至 0.3V 时，其同步整流器导通，将放电后的输出钳位到地。将 V_{CC} 降至 1V 以下或者通过切换 ON3、ON5 或 $\overline{\text{SHDN}}$ 中的任意一个可清除故障锁存器，并重新启动 SMPS 控制器。

$\overline{\text{UVP}}$ 和 V_{CC} 连接在一起时输出欠压保护功能被禁止。

表 5. 工作模式真值表

MODE	CONDITION	COMMENT
Power-Up	LDO5 < UVLO threshold.	Transitions to discharge mode after V _{IN} POR and after REF becomes valid. LDO5, LDO3, REF remain active. DL ₃ is active if $\overline{\text{OVP}}$ is low.
Run	$\overline{\text{SHDN}}$ = high, ON3 or ON5 enabled.	Normal operation.
Output Overvoltage Protection (OVP)	Either output > 111% of nominal level, $\overline{\text{OVP}} = \text{low}$.	Exited by POR or cycling $\overline{\text{SHDN}}$, ON3, or ON5.
Output Undervoltage Protection (UVP)	Either output < 70% of nominal level, UVP is enabled 6144 clock cycles ($1 / f_{\text{OSC}}$) after the output is enabled and $\overline{\text{UVP}} = \text{low}$.	Exited by POR or cycling $\overline{\text{SHDN}}$, ON3, or ON5. If $\overline{\text{OVP}}$ is not high, DL3 and DL5 go high after discharge.
Discharge	$\overline{\text{OVP}}$ is low and either SMPS output is still high in either standby mode or shutdown mode.	Discharge switch (10 Ω) connects CSL ₃ to PGND. This is a temporary state entered when LDO5 is undervoltage or on the way to output UVLO, standby, shutdown, or thermal-shutdown states. One SMPS can be in discharge mode while the other is in run mode. If both outputs are discharged to 0.3V (on CSL ₃), discharge mode transitions to the appropriate state.
Standby	ON5 and ON3 < startup threshold, $\overline{\text{SHDN}} = \text{high}$.	DL ₃ stays high if $\overline{\text{OVP}}$ is low. LDO3, LDO5 active.
Shutdown	$\overline{\text{SHDN}} = \text{low}$.	All circuitry off.
Thermal Shutdown	T _J > +160°C.	Exited by POR or cycling $\overline{\text{SHDN}}$, ON3, or ON5. If $\overline{\text{OVP}}$ is not high, DL3 and DL5 go high before LDO5 turns off.
Switchover Fault	Excessive current on LDO3 or LDO5 switchover transistors.	Exited by POR or cycling $\overline{\text{SHDN}}$, ON3, or ON5. If $\overline{\text{OVP}}$ is not high, DL3 and DL5 go high before LDO5 turns off.

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

热故障保护

MAX1533/MAX1537 内带热故障保护电路。当结温升至 +160°C 以上时，温度传感器将触发故障锁存器、拉低 PGOOD，并以放电模式关断两个 SMPS 控制器（参见输出放电（软关断）部分）。当某一路 SMPS 输出电压降至 0.3V 时，其同步整流器导通，将放电后的输出钳位到地。在结温下降 15°C 以后，将 V_{CC} 降至 1V 以下或者触发 ON3、ON5、 $\overline{\text{SHDN}}$ 中的任一个可清零故障锁存器，重新启动控制器。

辅助 LDO 详细说明 (仅对 MAX1537)

MAX1537 内含一个可为负载提供高达 150mA 电流的辅助线性稳压器。其输出 (LDOA) 被预设 12V，可用作 PCMCIA 电源和便携式设备中负载开关管的栅极偏置。可调模式下 LDOA 可在 5V ~ 23V 之间任意设置。辅助调节器可以独立进行 ON/OFF 控制，不需要时可以将其关断，以便在系统处于低功耗状态时降低功耗。

反激绕组控制环对副绕组的输出进行调整，在主输出负载较轻或输入-输出电压差较小时改善交叉调整率。当 V_{INA} - V_{LDOA} 跌至 0.8V 以下时，低边开关被打开，导通时间等于开关周期的 33%，这会使电感（主侧）电流反向，从输出滤波电容拉出电流，使反激变压器工作在正激模式。在正激模式下，变压器副侧呈现为低阻抗，使电流转向副侧输出，为副侧电容充电，使 V_{INA} - V_{LDOA} 回到稳压状态。这个副绕组反馈环在正常的反激模式（主输出负载较重）下并不改善副输出的精度。在此情况下，副输出的精度取决于副绕组整流器压降、变压器匝比和主输出电压的精度。

调节 LDOA 电压 (双模反馈)

把 ADJA 接到 GND 可得到固定、预设的 12V 辅助输出。将 ADJA 连接到 LDOA 和 GND 之间的电阻分压器可对输出电压进行调节，调节范围为 5V ~ 23V (图 8)。R2 (ADJA 到 GND 之间的电阻) 的取值约为 100kΩ，R1 (LDOA 到 ADJA 之间的电阻) 的计算公式如下：

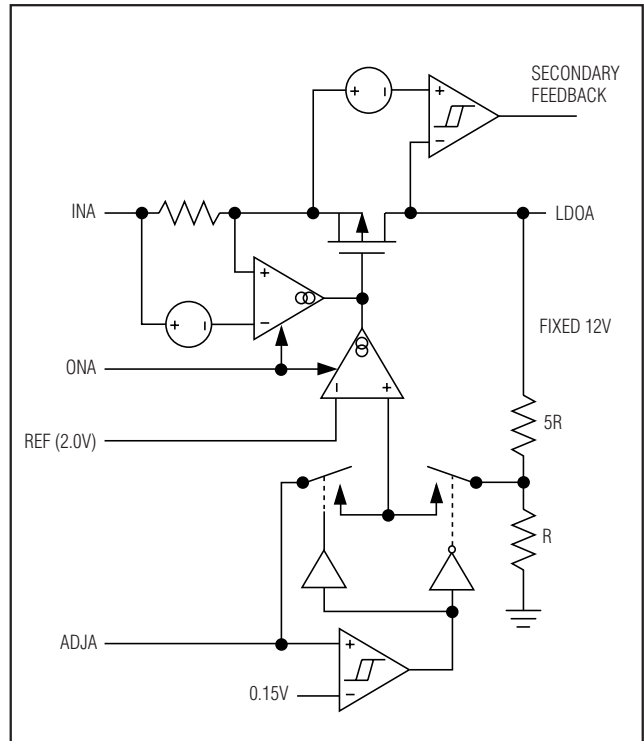


图 8. 线性稳压器功能框图

$$R1 = R2 \left(\frac{V_{LDOA}}{V_{ADJA}} - 1 \right)$$

这里的 V_{ADJA} = 2V (标称值)。

设计过程

在选择开关频率和电感工作点 (纹波电流比) 之前，首先应确定输入电压范围和最大负载电流。设计过程中的主要权衡点在开关频率和电感工作点的选取方面，以下四个因素会影响到其余的设计：

- 输入电压范围。最大值 (V_{IN(MAX)}) 必须适应最坏情况下交流适配器电压的上限。最小值 (V_{IN(MIN)}) 必须考虑最低电池电压经过连接器、保险丝和电池选择开关降压后的最低电压。如果可以选，那么，输入电压越低效率越高。

用于笔记本电脑的高效 5x 输出主电源控制器

- **最大负载电流。**有两个值需要考虑。峰值负载电流 ($I_{LOAD(MAX)}$) 决定了元件的短时应力和滤波要求, 因而影响输出电容的选择、电感的饱和指标和限流电路的设计。连续负载电流 (I_{LOAD}) 决定了热应力, 制约着输入电容、MOSFET 和其它重要散热元件的选择。
- **开关频率。**选择开关频率时应综合考虑电路尺寸和效率。由于 MOSFET 的开关损耗与开关频率和 V_{IN}^2 成正比, 最佳工作频率在很大程度上与最大输入电压有关。最佳频率也因时而异, 随着 MOSFET 制造技术的飞速发展使越来越高的工作频率成为现实。
- **电感工作点。**选择电感工作点时, 应在尺寸与效率、瞬态响应与输出纹波之间权衡考虑。电感值较低时, 瞬态响应比较好, 物理尺寸也较小, 但同时由于纹波电流增大, 因此效率较低, 输出纹波也较大。实用的最小电感值是使电路工作在临界导通模式的值 (最大负载时电感电流在每个周期恰好归零)。电感值低于该最小值将无益于进一步减小尺寸。最佳工作点通常具有 20% ~ 50% 的纹波电流。当使用跳脉冲模式时 (\overline{SKIP} 为低且负载较轻), 电感值也决定着 PFM/PWM 转换时的负载电流值。

电感选择

电感值由开关频率和电感工作点决定, 关系式如下:

$$L = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} f_{OSC} I_{LOAD(MAX)} LIR}$$

如: $I_{LOAD(MAX)} = 5A$, $V_{IN} = 12V$, $V_{OUT} = 5V$, $f_{OSC} = 300kHz$, 纹波电流为 30% 或 $LIR = 0.3$ 时,

$$L = \frac{5V \times (12V - 5V)}{12V \times 300kHz \times 5A \times 0.3} = 6.50\mu H$$

在满足尺寸要求的情况下, 选取一个直流电阻尽可能低的低损耗电感。大多数电感制造商都提供标准电感值, 如 1.0 μH 、1.5 μH 、2.2 μH 、3.3 μH 等。但如果能在整个输

入电压范围内使 LIR 取得更好的折中, 也可以考虑非标值。如果使用变感电感器 (其无负载电感量随着电流的增加而线性减少), 在估计 LIR 时应用适当的比例因子修正电感值。选定电感值时, 电感纹波电流峰-峰值 $\Delta I_{INDUCTOR}$ 的计算公式如下:

$$\Delta I_{INDUCTOR} = \frac{V_{OUT} (V_{IN} - V_{OUT})}{V_{IN} f_{OSC} L}$$

采用铁氧体芯的电感通常是最佳选择, 不过铁粉芯更为廉价且能在 200kHz 很好地工作。磁芯应该足够大, 以保证不至于在峰值电感电流 (I_{PEAK}) 下饱和:

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{\Delta I_{INDUCTOR}}{2}$$

变压器设计 (针对 MAX1537 的辅助输出)

在 5V SMPS 中, 可使用一个耦合电感或变压器代替电感 (图 1) 来产生一路辅助输出。MAX1537 特别适合于这种应用, 它的副绕组反馈电路在 5V 输出负载很轻时可自动触发 DL5。

在进行主输出设计时, 应当考虑辅助电源的功率需求。所设计的变压器必须同时为主、副输出提供满足要求的电流, 并具有合适的匝数比和电感量。同步整流 MOSFET 的额定功率和 MAX1537 的电流限也应做相应调整。由于变压器分布参数 (例如线间电容、副绕组电阻和漏感等) 的影响, 极端情况下的低输入-输出压差、不同输出之间大幅度的负载差异和高匝数比等会使设计进一步复杂化。综合主、副输出的功率, 并由此得到等效到主输出的电流:

$$I_{LOAD(MAX)} = P_{TOTAL} / V_{OUT5}$$

这里, P_{TOTAL} 是主输出和副输出的功率之和, $I_{LOAD(MAX)}$ 是用来确定主电感的最大输出电流 (请参考电感选择部分) 和电流限 (请参考限流选择部分)。

用于笔记本电脑的高效 5x 输出主电源控制器

变压器匝数比 (N) 由下式决定:

$$N = \frac{V_{SEC} + V_{FWD}}{V_{OUT5} + V_{RECT} + V_{SENSE}}$$

这里, V_{SEC} 是最低要求的副绕组整流后的电压, V_{FWD} 是副绕组整流器的正向压降, $V_{OUT5(MIN)}$ 是主输出电压的最小值, V_{RECT} 是导通状态下同步整流 MOSFET 两端的压降。变压器副绕组的返回端通常被连接到主输出电压上而非地上, 这样可以减小匝数比。在此情况下, 在以上计算变压器匝数比的公式中, 要从副端电压中减去 V_{OUT5} : ($V_{SEC} - V_{OUT5}$)。采用耦合电感时, 副端二极管应能承受 60V 以上的反激电压。普通硅整流器 (如 1N4001) 因速度太慢, 不能用于这种应用。只能选择快速硅整流管 (如 MURS120)。整流器上的反激电压与 $V_{IN} - V_{OUT}$ 压差和变压器匝数比有关:

$$V_{FLYBACK} = V_{SEC} + (V_{IN} - V_{OUT5}) \times N$$

这里, N 为变压器匝数比 (副绕组/主绕组), V_{SEC} 是副绕组最大直流输出电压。如果副绕组返回到 V_{OUT5} 而不是地, 上式的 $V_{FLYBACK}$ 中应减去 V_{OUT5} 。二极管反向击穿电压还要适应由漏感引起的振荡。二极管额定电流至少应为副绕组输出直流负载电流的两倍。

瞬态响应

电感纹波电流对瞬态响应性能也有影响, 尤其是当 $V_{IN} - V_{OUT}$ 较小时。较小的电感值允许电感电流更快地摆动, 以补充突然增加的负载从输出滤波电容上释放掉的电荷。输出电压总的跌落量等于电感电流爬升过程中的跌落量与下一个脉冲出现之前的跌落量之和。

$$V_{SAG} = \frac{L (\Delta I_{LOAD(MAX)})^2}{2C_{OUT} (V_{IN} \times D_{MAX} - V_{OUT})} + \frac{\Delta I_{LOAD(MAX)} (T - \Delta T)}{C_{OUT}}$$

式中, D_{MAX} 是最大占空比 (见 *Electrical Characteristics* 表), T 是开关周期 ($1/f_{OSC}$), ΔT 等于 $V_{OUT}/V_{IN} \times T$ (PWM 模

式) 或 $L \times 0.2 \times I_{MAX} (V_{IN} - V_{OUT})$ (跳脉冲模式)。由满载到空载瞬变期间由于电感储能而产生的过冲量可由下式来计算:

$$V_{SOAR} = \frac{(\Delta I_{LOAD(MAX)})^2 L}{2C_{OUT} V_{OUT}}$$

限流设置

限流门限的最小值要足够大, 要保证当限流值位于公差范围的最小值时仍能满足最大负载要求。峰值电感电流为 $I_{LOAD(MAX)}$ 加纹波电流的一半, 因此:

$$I_{LIMIT} > I_{LOAD(MAX)} + \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

这里, I_{LIMIT} 等于最小限流门限电压除以检流电阻值 (R_{SENSE})。默认设置下限流门限的最小值为 70mV。

将 $ILIM_{-}$ 连接到 V_{CC} 时, 限流门限为默认值。可调模式下, 限流门限精确等于 $ILIM_{-}$ 引脚电压的 1/10。要对门限值进行调节, 可在 REF 和模拟地之间接一个电阻分压器, 并把 $ILIM_{-}$ 接到分压器中间抽头上。外部 500mV 至 2V 的调节范围对应于 50mV 至 200mV 的电流门限。调节限流时, 应采用 1% 精度的电阻, 并把分流器的电流设为 10 μ A 左右, 这样可避免给电流限引入显著的误差。

电流检测方式 (图 9) 和幅度决定了限流精度和功率损耗。通常情况下, 电流限设置的越高, 所获得的精度也越高, 但功耗也越大。大多数应用可将限流门限值 (V_{LIMIT}) 选为 50mV 至 100mV, 此时检测电阻可由下式来计算:

$$R_{SENSE} = V_{LIMIT} / I_{LIM}$$

为了实现最好的电流检测精度和过流保护, 可在电感和输出之间接一个 1% 精度的电流检测电阻, 如图 9a 所示。这种结构可对电感电流实施连续监视, 实现精确的限流保护。

用于笔记本电脑的高效 5x 输出主电源控制器

作为另一种选择，对于那些无需很高限流保护精度的大功率应用，可以在电感器两端连接一个串联 RC 电路 (图 9b) 来减小功耗，等效时间常数为：

$$\frac{L}{R_L} = C_{EQ} \times R_{EQ}$$

式中 R_L 为电感器的串联直流电阻。采用这种接法时，电流检测电阻等于电感的直流电阻 ($R_{SENSE} = R_L$)。在使用这个公式时，电感值和 R_L 值要选择电感制造商给出的最

坏条件下的值，此外，考虑到在整个温度和负载范围内，电感可能还会有一些下降，因此要留出一定的余量。

输出电容选择

输出滤波电容的等效串联电阻 (ESR) 要足够低，以适应输出纹波和负载瞬变的要求，同时其 ESR 还不能太低，要满足稳定性的需求。输出电容的容值应足够大，以能够吸收电感从满载状态变化到空载状态时释放的电能，而不会触发过压保护电路。当使用大容量、低 ESR 电容时 (见输出电容与稳定性考虑部分)，滤波电容的 ESR

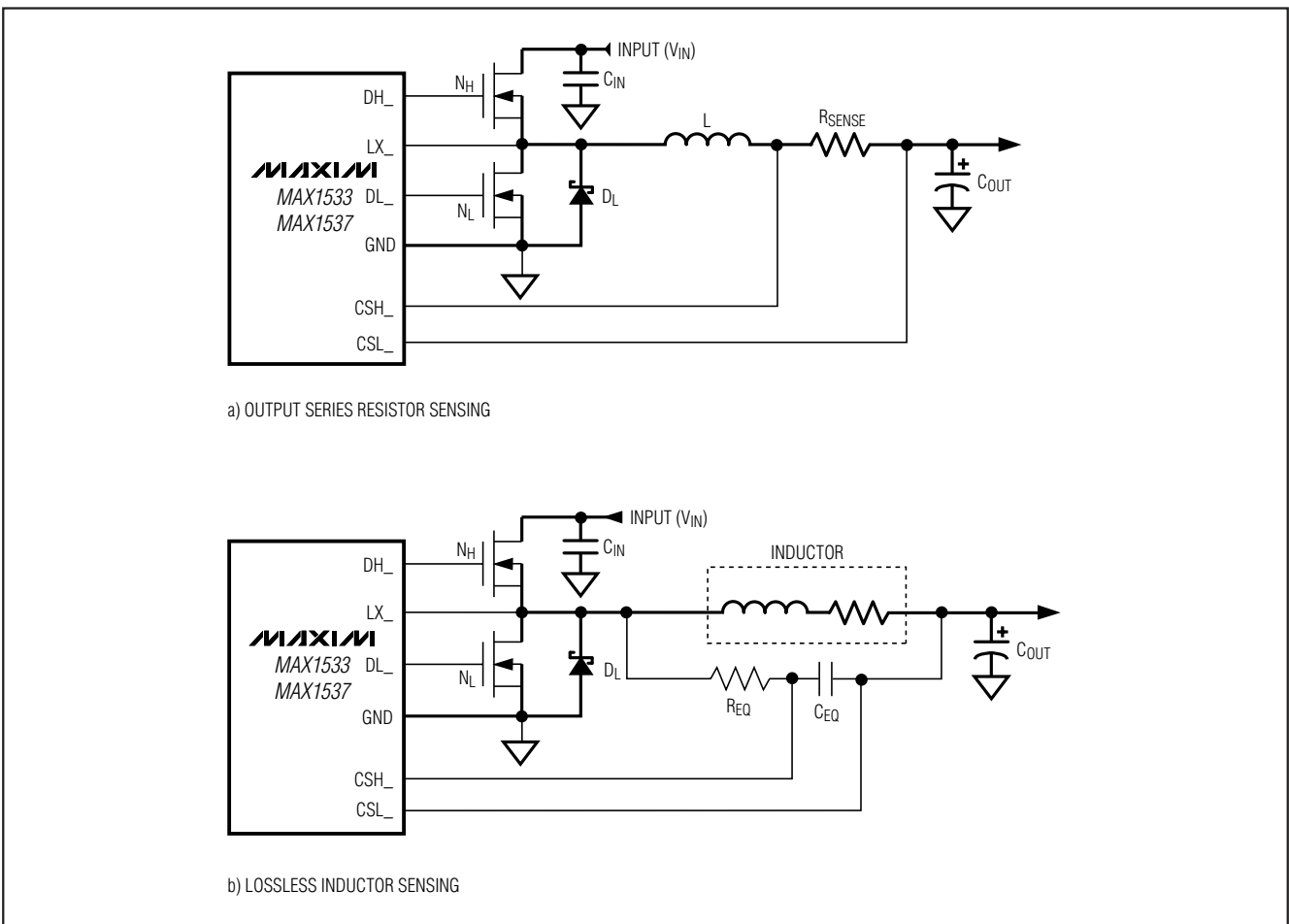


图 9. 电流检测电路

用于笔记本电脑的高效 5x 输出主电源控制器

决定着输出电压的纹波。因此，输出电容的大小取决于满足输出纹波 ($V_{\text{RIPPLE(P-P)}}$) 要求所需的 ESR 最大值：

$$V_{\text{RIPPLE(P-P)}} = R_{\text{ESR}} I_{\text{LOAD(MAX)}} LIR$$

空闲模式下，电感电流不连续，峰值由空闲模式电流检测门限决定 ($V_{\text{IDLE}} = 0.2V_{\text{LIMIT}}$)。空闲模式时空载输出纹波的计算公式如下：

$$V_{\text{RIPPLE(P-P)}} = \frac{V_{\text{IDLE}} R_{\text{ESR}}}{R_{\text{SENSE}}}$$

实际的电容量要求与满足低 ESR 要求所需的物理尺寸有关，同时也和电容器的工艺技术有关。因此，通常在选择电容器时，依据的是其 ESR 和额定电压，而不是容量大小 (该原则在选用钽电容、OS-CON、聚合体电容及其它电解电容时适用)。当使用小容量滤波电容 (如陶瓷电容) 时，其尺寸选择应以保证在负载瞬变期间 V_{SAG} 和 V_{SOAR} 不产生问题为原则。通常来讲，只要电容量大到足以满足过冲要求，上升负载引起的下冲也不会有问题 (见瞬态响应部分给出的 V_{SAG} 和 V_{SOAR} 公式)。然而，低容值滤波电容通常具有较高的 ESR 零点，可能会影响整个系统的稳定性 (见输出电容与稳定性考虑)。

输出电容与稳定性考虑

ESR 零点相对于开关频率的位置决定了系统的稳定性。临界稳定性条件由下式给出：

$$f_{\text{ESR}} \leq \frac{f_{\text{OSC}}}{\pi}$$

$$\text{其中 } f_{\text{ESR}} = \frac{1}{2\pi R_{\text{ESR}} C_{\text{OUT}}}$$

对于开关频率为 300kHz 的典型应用来说，ESR 零点频率应远低于 95kHz，最好在 50kHz 以下。到本资料发表为止已得到广泛应用的钽电容和 OS-CON 电容通常具有 25kHz 的 ESR 零点频率。在电感选择部分所举设计实例中，满足 25mV_{P-P} 纹波要求的 ESR 为：25mV / 1.5A = 16.7mΩ。一只 220μF/4V Sanyo 聚酯膜 (TPE) 电容的 ESR 为 15mΩ (最大值)。这会在 48kHz 处产生一个零点，远在临界稳定性条件之内。

对于占空比大于 50% 的低输入电压应用场合 ($V_{\text{OUT}} / V_{\text{IN}} \geq 50\%$)，其输出纹波电压应不大于内部斜坡补偿电压的两倍：

$$V_{\text{RIPPLE}} \leq 0.02 \times V_{\text{OUT}}$$

上式中， $V_{\text{RIPPLE}} = \Delta I_{\text{INDUCTOR}} \times R_{\text{ESR}}$ 。当 $V_{\text{IN}} = 2 \times V_{\text{OUT}}$ 时，ESR 是最差的。此时，上式可被简化为下列临界条件：

$$R_{\text{ESR}} \leq 0.04 \times L \times f_{\text{OSC}}$$

在没有对电路采取预防措施的情况下不要在反馈取样点直接并接高容值陶瓷电容，以确保稳定性。因为大容量陶瓷电容的 ESR 零点频率较高，会导致错误的不稳定工作。不过，只需把电容放置在反馈取样点下游几英寸之外，就很容易获得足够的串联电阻，反馈取样点应尽可能靠近电感。

不稳定工作有两种相关但不同的表现形式：长/短脉冲或跳周期，这都将使开关频率更低。之所以出现不稳定，主要是因为输出上有噪声，或者由于 ESR 过低，以至于输出电压信号中没有足够的电压斜坡。这种现象将“欺骗”误差比较器过早触发，或跳过一个工作周期。跳周期虽然没有害处但更令人头疼，除了增加输出纹波外并没有其他坏处。不过，它可能预示着，由于 ESR 太小，环路可能工作不稳定。环路不稳定时，在发生输入电源或负载阶跃后可能产生振荡。这样的振荡通常是有阻尼的，但可能会使输出电压超过或低于容差极限。

检查稳定性的最简单方法就是让负载从零迅速变为最大，同时仔细观察输出电压纹波的包络，看是否出现过冲和振荡。同时用一个交流电流探头观察电感电流也会有帮助。在阶跃瞬态响应的初始上/下冲之后，不应有超过一个周期以上的振荡。

输入电容器选择

输入电容应满足开关电流造成的纹波电流 (I_{RMS}) 的要求。作为一个错相调节器，输入电容中的总 RMS 电流与负载电流、输入电流、占空比以及图 10 中所定义的重叠量有关。

MAX1533/MAX1537 采用 40/60 最优交错结构，即使输入电压低到 8.3V 也不会发生占空比交叠。

用于笔记本电脑的高效 5x 输出主电源控制器

相比常规的 180° 错相结构 (电压低于 10V 占空比就开始交叠), 这种结构具有更高的效率。图 10 所示是 5V/5A 和 3.3V/5A 应用时, 输入电容 RMS 电流与输入电压的关系曲线。从图中可以看出, 40/60 最优错相方案比 50/50 错相和同相工作模式更优越。

对于大多数应用, 应当首选非钽质电容 (陶瓷、铝或 OSCON), 因为它们对于上电时的浪涌电流具有抑制作用, 对于在输入端串接有机械开关或连接器的系统非常有利。为了得到最佳的稳定性和使用寿命, 应当选择在 RMS 输入电流范围内温升小于 10°C 的电容器。

功率 MOSFET 的选择

以下 MOSFET 设计准则主要针对于采用高压 (>20V) 交流适配器提供高负载电流时的挑战。低电流应用要简单得多。

高边 MOSFET (N_H) 应能消散 $V_{IN(MIN)}$ 和 $V_{IN(MAX)}$ 时的阻性和开关损耗。理想情况下, $V_{IN(MIN)}$ 时的损耗应大约等

于 $V_{IN(MAX)}$ 时的损耗, 两者之间损耗更低。如果 $V_{IN(MIN)}$ 时的损耗高出很多, 应当考虑增大 N_H 的尺寸。相反, 如果 $V_{IN(MAX)}$ 时的损耗显著高出, 则应当考虑减小 N_H 。如果 V_{IN} 的范围并不是很宽, 那么, 选择传导损耗与开关损耗相等的高边 MOSFET (N_H) 可以实现最高的效率。

选择低边 MOSFET (N_L) 时应考虑那些导通阻抗 ($R_{DS(ON)}$) 尽可能小、封装尺寸 (SO-8、DPAK 或 D²PAK) 适中、价格合理的产品。应保证 MAX1533/MAX1537 的栅极驱动器 DL_ 能够提供足够的电流, 以便提供栅极电荷和高边 MOSFET 导通时所形成的、注入漏-栅寄生电容中的电流; 否则将会出现交叉导通问题。由于在使用降压拓扑结构时, 低边 MOSFET 是一个零电压开关, 因此开关损耗不是问题。

功率 MOSFET 的功耗

占空比达到极限值时, 传导损耗最大。对于高边 MOSFET (N_H) 来说, 最坏情况下的阻性损耗发生在输入电压最小时:

$$PD(N_H \text{ Resistive}) = \left(\frac{V_{OUT}}{V_{IN}} \right) (I_{LOAD})^2 R_{DS(ON)}$$

一般来说, 采用小型高边 MOSFET 可减小高输入电压时的开关损耗。然而, 由于封装功率耗散能力的限制, $R_{DS(ON)}$ 不能太大, 这又限制了小型 MOSFET 的使用。当传导损耗等于开关损耗时达到最优。当输入低于约 15V 时高边 MOSFET 的开关损耗并不显著。

计算高边 MOSFET (N_H) 的开关损耗是很困难的, 因为它涉及到一些很难量化的、影响导通和关断时间的因素。这些因素包括内部栅极阻抗、栅电荷、门限电压、源极电感和 PCB 布局特性等。下面有关开关损耗的计算仅仅是一个非常粗略的估计, 不能替代实验板上的评估, 最好在 N_H 上安装一个热电偶来进行验证:

$$PD(N_H \text{ Switching}) = \frac{(V_{IN(MAX)})^2 C_{RSS} f_{SW} I_{LOAD}}{I_{GATE}}$$

这里, C_{RSS} 是 N_H 的反相转移电容, 而 I_{GATE} 为栅级驱动源出/吸入电流的峰值 (典型值 1A)。

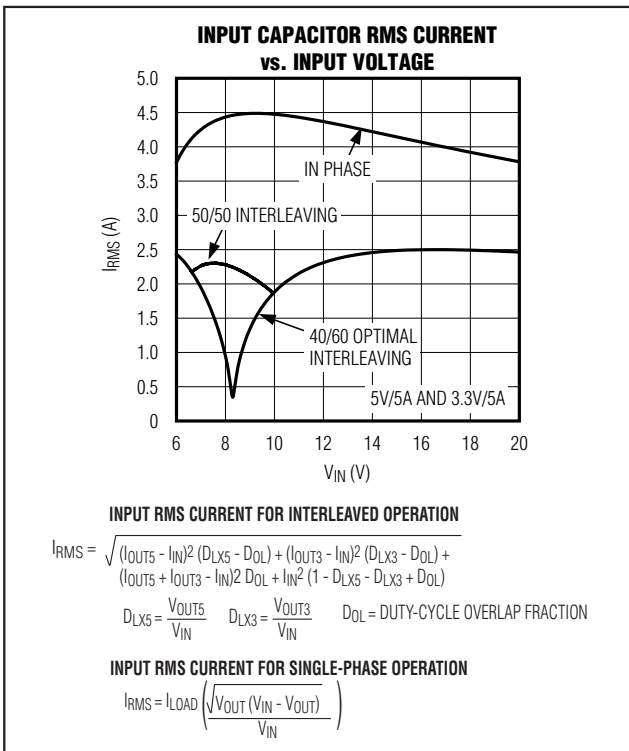


图 10. 输入 RMS 电流

用于笔记本电脑的高效 5x 输出主电源控制器

当交流适配器电压为最大值时，由于开关损耗中的平方项 ($C \times V_{IN}^2 \times f_{SW}$)，高边 MOSFET 的开关损耗可能会引起发热问题。如果选择的高边 MOSFET 工作于较低的电池电压时具有足够的 $R_{DS(ON)}$ ，而当它工作于 $V_{IN(MAX)}$ 时又格外地热，则应考虑选择一个寄生电容更低的 MOSFET。

对于低边 MOSFET (N_L) 来说，当电池电压最大时，功耗也最大：

$$PD(N_L \text{ Resistive}) = \left[1 - \left(\frac{V_{OUT}}{V_{IN(MAX)}} \right) \right] (I_{LOAD})^2 R_{DS(ON)}$$

MOSFET 功耗的绝对最坏情况出现在严重超载的情况下，此时负载已超过 $I_{LOAD(MAX)}$ ，但仍不足以超过电流限并触发故障锁存器。为了对这种可能性提供保护，需“超额设计”电路来包容这种情况。

$$I_{LOAD} = I_{LIMIT} - \left(\frac{\Delta I_{INDUCTOR}}{2} \right)$$

这里， I_{LIMIT} 是限流电路所允许的峰值电流，其中包含门限容差和检测电阻偏差。MOSFET 应具有足够的散热能力，以处理过载时的功耗。

选择一个正向压降足够低的肖特基二极管 (D_L)，以防止低边 MOSFET 的体二极管在死区时间内导通。按照惯例，选择一个额定直流电流等于负载电流 1/3 的二极管。当效率要求不是十分严格时，该二极管也可以省去。

自举电容

自举电容 (C_{BST}) 的容量应当足够大，以满足高边 MOSFET 的栅极充电要求。一般情况下，在驱动中等尺寸 MOSFET 的低功率应用场合，选用 0.1 μ F 的陶瓷电容即可。然而，当驱动较大尺寸高边 MOSFET 的大电流应用场合，则应选择大于 0.1 μ F 的自举电容。对于这些应用，选择自举电容时应保证在为高边 MOSFET 栅极充电时自举电容器放电引起的压降不能超过 200mV：

$$C_{BST} = \frac{Q_{GATE}}{200mV}$$

这里， Q_{GATE} 是高边 MOSFET 数据手册中所规定的总栅极电荷。例如，假设选用 n 沟道 MOSFET FDS6612A 作为高边 MOSFET。按照制造商提供的数据手册，一个 FDS6612A 的最大栅极电荷为 13nC ($V_{GS} = 5V$)。根据以上公式，所需的自举电容为：

$$C_{BST} = \frac{13nC}{200mV} = 0.065\mu F$$

选择一个接近的标准值。本例可以采用一个 0.1 μ F 的陶瓷电容。

应用信息

占空比限制

最小输入电压

最小输入工作电压 (压差) 受最大占空比 (见 *Electrical Characteristics* 表) 的限制。然而，需要牢记的是，当降压调节器在接近于低压差工作时，瞬态性能会变坏，因此，必须增加大尺寸输出电容 (见 *设计过程* 部分的电压跌落和上升公式)。工作于极端情况下的低压差时，电感电流在关断期间的下降量 (ΔI_{DOWN}) 等于开启时间内的上升量 (ΔI_{UP})。这样就得到一个最小工作电压，由下式给出：

$$V_{IN(MIN)} = V_{OUT} + V_{CHG} + h \left(\frac{1}{D_{MAX}} - 1 \right) (V_{OUT} + V_{DIS})$$

这里， V_{CHG} 和 V_{DIS} 分别是充电和放电回路中的寄生电压降，合理的 h 最小值为 1.5，而绝对最小输入电压可按 $h = 1$ 进行计算。

最大输入电压

MAX1533/MAX1537 控制器有一个最小导通时间指标，它决定了保持所选开关频率不变的条件下，可接受的最大输入工作电压 (见 *Electrical Characteristics* 表)。输入电压高于该值时，无论 *SKIP* 端的设置如何，电路都将进入跳脉冲工作模式。在每个周期的开始，如果输出电压仍

用于笔记本电脑的高效 5x 输出主电源控制器

然高于反馈门限电压，那么控制器不触发新的导通时间脉冲，等效于跳过一个周期。这样当输入电压高于最大输入电压时，控制器仍可保持稳定，但是，将强制控制器采用较低的开关频率工作。控制器开始跳脉冲操作的输入门限电压 ($V_{IN(SKIP)}$) 为：

$$V_{IN(SKIP)} = V_{OUT} \left(\frac{1}{f_{OSC} t_{ON(MIN)}} \right)$$

式中 f_{OSC} 是由 FSEL 端设定的开关频率。

印刷板布局准则

仔细的 PCB 布局是赢得低开关损耗和干净、稳定的工作状态的关键。开关功率级的布局需特别注意 (图 11)。如有可能，应将所有功率元件放在印制板的顶层，并将其接地端彼此紧靠在一起。为了获得良好的 PCB 布局，应遵循以下规则：

- 大电流回路应该尽可能短，尤其是接地端。这是实现稳定、无抖动工作的关键。
- 大功率连线和负载连线要短，这对提高效率来说至关重要。采用厚覆铜的 PCB (2oz 相比 1oz) 可将满载效率提高 1% 或更多。正确的 PCB 布线应以毫米为单位进行，这是一项非常艰巨的任务，因为超过 $1m\Omega$ 的布线阻抗都可能导致效率的明显下降。
- 直接将 CSH₋ 和 CSL₋ 接在电流检测电阻 ($R_{SENSE_}$) 两端，将电流检测误差降至最低。

- 如果必须在走线长度方面有所妥协，则宁可延长充电回路的长度，而保持放电回路尽可能短。例如，最好增加输入电容到高边 MOSFET 的距离，而不要增加电感到低边 MOSFET 或电感与输出滤波电容之间的距离。
- 高速开关节点 (BST₋、LX₋、DH₋ 和 DL₋) 应远离敏感的模拟电路部分 (REF、FB₋、CSH₋、CSL₋)。

布局步骤

- 1) 首先放置功率元件，并将其接地端 (N_L 源极、C_{IN}、C_{OUT} 和 D_L 阳极) 紧挨在一起。如有可能，将所有这些连线放在顶层，采用宽的覆铜区域连接。
- 2) 控制器 IC 靠近低边 MOSFET 放置，最好在正对 N_L 和 N_H 的电路板的背面，以保证 LX₋、GND、DH₋、DL₋ 栅极驱动线短而宽。DL₋ 和 DH₋ 栅极驱动线必须短而宽 (如果 MOSFET 与控制器 IC 的距离为 1 英寸时，线宽应为 50 至 100mil)，以确保比较低的驱动器阻抗，并保证死区时间自适应检测电路正确工作。
- 3) 将与栅极驱动相关的元件 (BST₋ 二极管和电容器、LDO5 旁路电容) 放在一起，并靠近控制器 IC。
- 4) DC-DC 控制器的接地方式如图 1 和图 11 所示。该图可视作具有两个分离的地平面：用于连接高功率元件的功率地和用于连接敏感的模拟元件的模拟地平面。模拟地平面和功率地平面应该仅在 IC 处通过单点直接相连。
- 5) 输出电源层应通过过孔直接连至输出滤波电容的正、负端子。整个 DC-DC 转换器电路要尽可能靠近负载放置。

用于笔记本电脑的高效 5x 输出主电源控制器

MAX1533/MAX1537

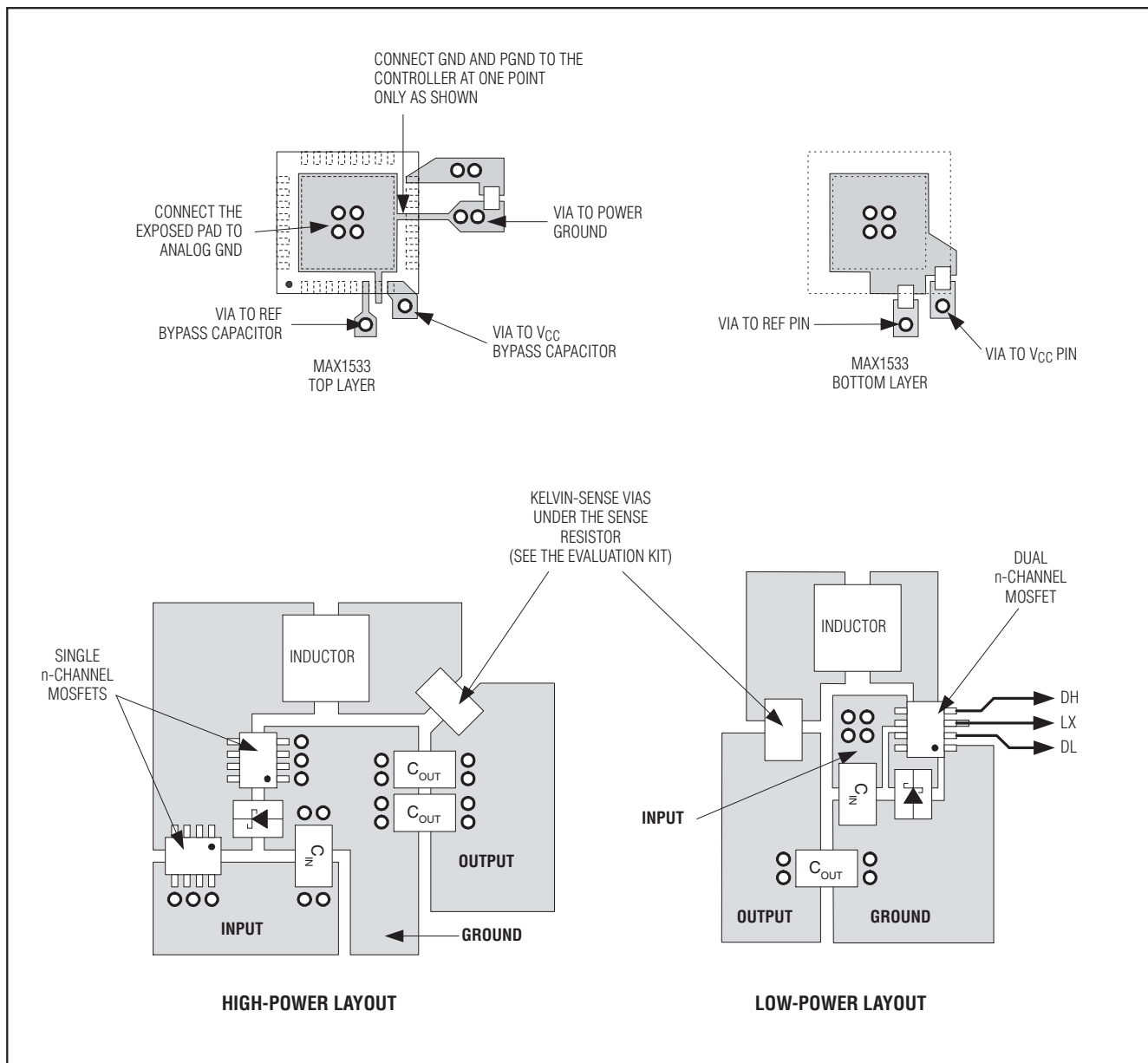


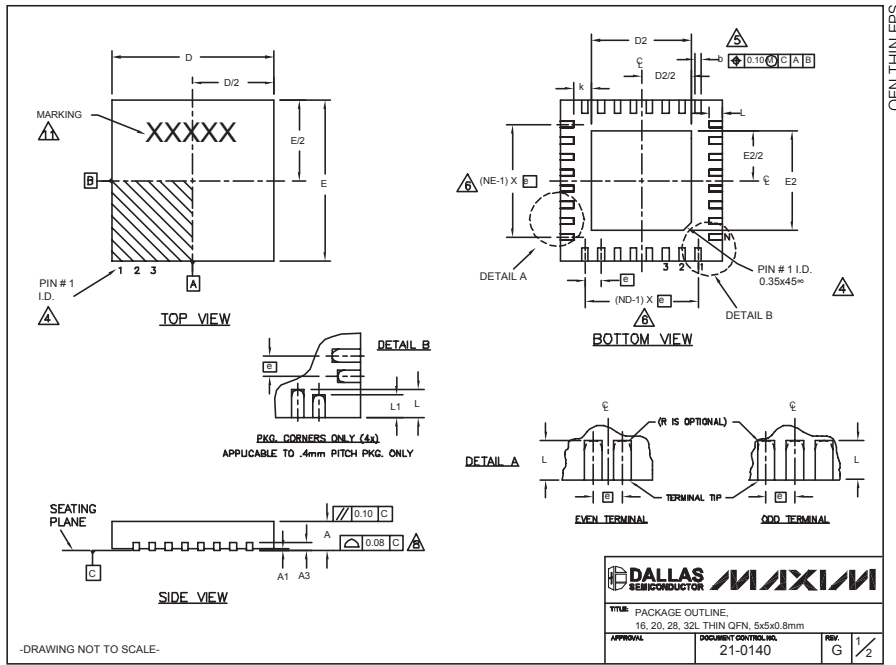
图 11. PCB 布局

用于笔记本电脑的高效 5x 输出主电源控制器

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages。)

MAX1533/MAX1537



-DRAWING NOT TO SCALE-

COMMON DIMENSIONS												
PKG. SYMBOL	16L 5x5			20L 5x5			28L 5x5			32L 5x5		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05
A3	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.25	0.30	0.35	0.25	0.30	0.35	0.25	0.30	0.35
D	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
E	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10	4.90	5.00	5.10
e	0.80 BSC.			0.65 BSC.			0.50 BSC.			0.50 BSC.		
k	0.25	-	-	0.25	-	-	0.25	-	-	0.25	-	-
L	0.30	0.40	0.50	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50
L1	-	-	-	-	-	-	-	-	-	-	-	-
N	16			20			28			32		
ND	4			5			7			8		
NE	4			5			7			8		
JEDEC	WHHB			WHHC			WHHD-1			WHHD-2		

EXPOSED PAD VARIATIONS									
PKG. CODES	D2			E2			L	DOWN BONDS ALLOWED	
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.			
T1655-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T1655-2	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T1655N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T2055-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T2055-5	3.15	3.25	3.35	3.15	3.25	3.35	0.40	Y	
T2855-1	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-2	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-3	3.15	3.25	3.35	3.15	3.25	3.35	**	YES	
T2855-4	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-5	2.60	2.70	2.80	2.60	2.70	2.80	**	NO	
T2855-6	3.15	3.25	3.35	3.15	3.25	3.35	**	NO	
T2855-7	2.60	2.70	2.80	2.60	2.70	2.80	**	YES	
T2855-8	3.15	3.25	3.35	3.15	3.25	3.35	0.40	Y	
T2855N-1	3.15	3.25	3.35	3.15	3.25	3.35	**	N	
T3255-2	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255-3	3.00	3.10	3.20	3.00	3.10	3.20	**	YES	
T3255-4	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	
T3255N-1	3.00	3.10	3.20	3.00	3.10	3.20	**	NO	

** SEE COMMON DIMENSIONS TABLE

DALLAS SEMICONDUCTOR MAXIM

TITLE: PACKAGE OUTLINE
16, 20, 28, 32L THIN QFN, 5x5x0.8mm

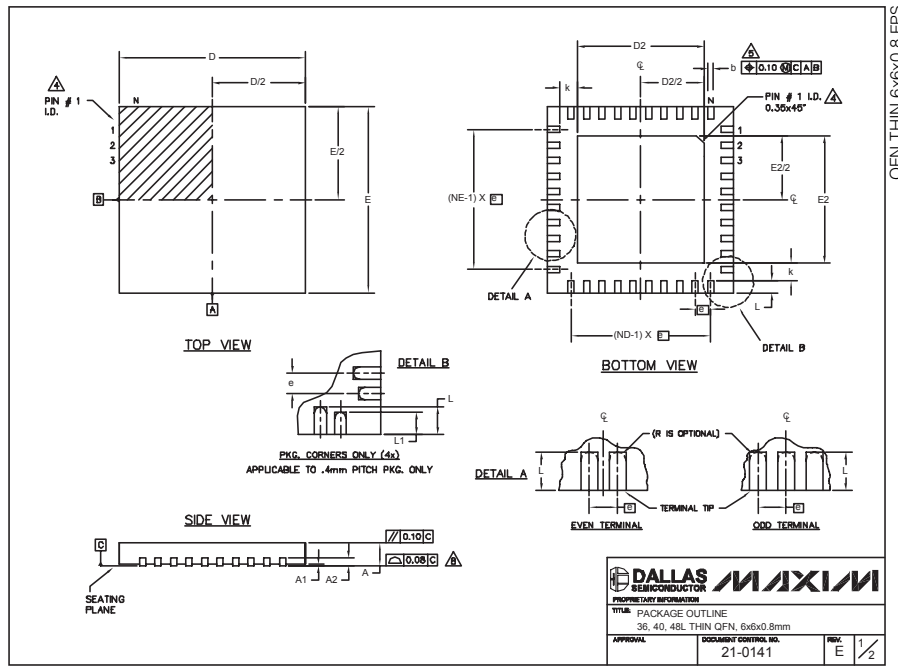
APPROVAL: DOCUMENT CONTROL NO. 21-0140 REV. G 2/2

-DRAWING NOT TO SCALE-

用于笔记本电脑的高效 5x 输出主电源控制器

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages。)



COMMON DIMENSIONS									
PKG. SYMBOL	36L 6x6			40L 6x6			48L 6x6		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	—	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.		
b	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	5.90	6.00	6.10	5.90	6.00	6.10	5.80	6.00	6.10
E	5.90	6.00	6.10	5.90	6.00	6.10	5.80	6.00	6.10
e	0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	—	—	0.25	—	—	0.25	0.35	0.45
L	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	—	—	—	—	—	—	0.30	0.40	0.50
N	36			40			48		
ND	9			10			12		
NE	9			10			12		
JEDEC	WAD-1			WAD-2			—		

PKG. CODES	D2			E2			DOWN BONDS ALLOWED
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T3666-1	3.60	3.70	3.80	3.60	3.70	3.80	NO
T3666-2	3.60	3.70	3.80	3.60	3.70	3.80	YES
T3666-3	3.60	3.70	3.80	3.60	3.70	3.80	NO
T4066-1	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-2	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-3	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-4	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-5	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4866-1	4.20	4.30	4.40	4.20	4.30	4.40	YES

NOTES:

- DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
- ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
- N IS THE TOTAL NUMBER OF TERMINALS.
- THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
- DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
- ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
- DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
- COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
- DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.
- WARPAGE SHALL NOT EXCEED 0.10 mm.

APPROVAL **DOCUMENT CONTROL NO.** **REV.**

21-0141 E 2/2

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。